

MYC-Y6ULX-V2 产品手册



版本：V1.3

日期：2024 年 04 月 03 日

深圳市米尔电子有限公司

版本历史

版本	作者	参与者	日期	备注
V1.0	Leoric	Jacob	20211214	基于 MYC-Y6ULX-V2 产品手册修改。
V1.1	Dana		20230523	更新 RTC 部分内容；更新封面、页眉页脚。
V1.2	Bai		20240105	更新图 3-2 模块反面图
V1.3	Bai		20240403	更新更新核心板引脚对照表





目 录

版本历史.....	1
目 录.....	2
1. 概述.....	4
2. 产品介绍.....	7
2.1. 芯片说明.....	8
2.1.1. 6UL 系列.....	8
2.1.2. 6ULL 系列.....	10
2.2. MYC-Y6ULX-V2 主要参数.....	12
2.3. 系统框图.....	12
2.4. 标准型号.....	13
3. 引脚描述.....	16
3.1. 引脚示意图.....	16
3.2. 核心板引脚对照表.....	18
4. 电气特性.....	23
4.1. 主要电源 (VDD_3V3).....	23
4.2. 备份电源 VBAT.....	23
4.3. 电源域.....	23
4.4. 电源功耗.....	24
4.5. GPIO 直流特性.....	24
5. 系统配置和启动.....	25
5.1. BOOT 模式选择.....	25
5.2. BOOT 设备选择.....	26
5.3. 复位和 ONOFF.....	27
6. 接口说明.....	28
6.1. uSDHC 接口.....	29
6.1.1. 引脚定义.....	29
6.2. UART 接口.....	30
6.2.1. 引脚定义.....	30
6.3. USB 接口.....	31





6.3.1. 引脚定义.....	31
6.4. Ethernet 接口.....	32
6.4.1. 引脚定义.....	32
6.5. CAN 接口	33
6.5.1. 引脚定义.....	33
6.6. I2C 接口	34
6.6.1. 引脚定义.....	34
6.7. SPI 接口	35
6.7.1. 引脚定义.....	35
6.8. CSI 接口	36
6.8.1. 引脚定义.....	36
6.9. LCD 接口	37
6.9.1. 引脚定义.....	37
6.10. AUDIO 接口	39
6.10.1. 引脚定义	39
6.11. GPIO 接口.....	40
6.11.1. 引脚定义	40
6.11.2. 不建议更改的管脚.....	41
7. 封装信息	43
7.1. 机械尺寸	43
7.2. 底板 PCB 封装	44
7.3. 底板 PCB 要求	45
8. 贴装和储存要求.....	46
8.1. 钢网设计	46
8.2. 储存要求	46
8.3. 烘烤方式	46
8.4. 焊接工艺	46
附录一 联系我们.....	47
附录二 售后服务与技术支持	48





1. 概述

在科技日渐发达的今天，面向各种行业应用的嵌入式新产品层出不穷，而 ARM 处理器以其丰富的功能和超高的性价比成为嵌入式产品中最不可或缺的组成部分。为此，米尔电子推出了基于 NXP 公司 i.MX 6UL/6ULL 系列处理器的嵌入式板卡：MYC-Y6ULX-V2 系列核心板。该系列核心板充分发挥了 i.MX 6UL/6ULL 系列处理器高性价比、高扩展性的优势，可以广泛应用于电力监测、智能仪表、工业控制等诸多行业。MYC-Y6ULX-V2 系列核心板搭载单个 ARM Cortex-A7 内核，默认运行频率 528MHz，拥有 USB2.0、Ethernet、UART、CAN、LCD、CSI 等常用外设接口，便于客户灵活定制。

MYC-Y6ULX-V2 核心板提供 Linux 5.4 操作系统的驱动支持。除了核心板手册，米尔电子还将提供包括硬件设计指南、底板 PDF 原理图、软件相关文档、外设驱动、BSP 源码包、开发工具等相关资料。为开发者提供了稳定的设计参考和完善的软件开发环境，能够有效帮助开发者提高开发效率、缩短开发周期、优化设计质量、加快产品研发和上市时间。关于上述资料，您可以随时前往以下地址进行下载：

<http://down.myir-tech.com/MYD-Y6ULX-V2>

在开发阶段，建议配合核心板配套的评估套件 MYD-Y6ULX-V2 来加速开发。评估套件的详细信息请访问：

http://www.myir-tech.com/product/myc_y6ulx.htm

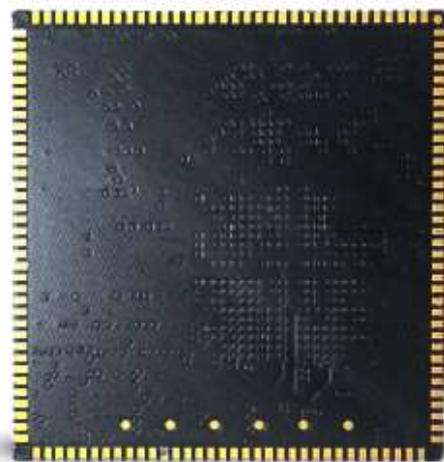




图 1-1 MYC-Y6ULX-V2 核心板



正面



反面

图 1-2 MYC-Y6ULX-V2 核心板





2. 产品介绍

MYC-Y6ULX-V2 系列核心板是米尔电子精心设计的采用邮票孔式接口的低成本、低功耗、高性能的嵌入式核心板，采用 NXP Cortex-A7 内核 i.MX6UL/ULL 处理器，主频高达 528MHz，1 路 LCD 显示、1 路数字摄像头、8 路 UART、2 路 USB OTG、2 路 CAN、2 路以太网等资源。

MYC-Y6ULX-V2 系列核心板包含 5 种具体产品型号：它们在存储配置、主 CPU 规格等方面有一些差异，客户可根据需求自行选择合适的型号。产品型号间的差异，请参见 2.4 章节的说明。



2.1. 芯片说明

i.MX 6UL 和 i.MX 6ULL 是 NXP 公司推出的两种不同的处理器系列，但二者在芯片架构和功能接口等方面基本没有差异，只是在加密功能方面有部分差异。

2.1.1. 6UL 系列

i.MX6UL 系列是基于高性能、超低功率 ARM Cortex-A7 核心的处理器，处理器运行速度高达 696 MHz，包含 128 KB L2 高速缓存和 16 位 DDR3 / LPDDR2 支持功能。其内部集成了电源管理，简化了上电时序设计。同时，还集成了安全单元和丰富的互联接口，适用于新一代的消费电子、工业控制及汽车应用。

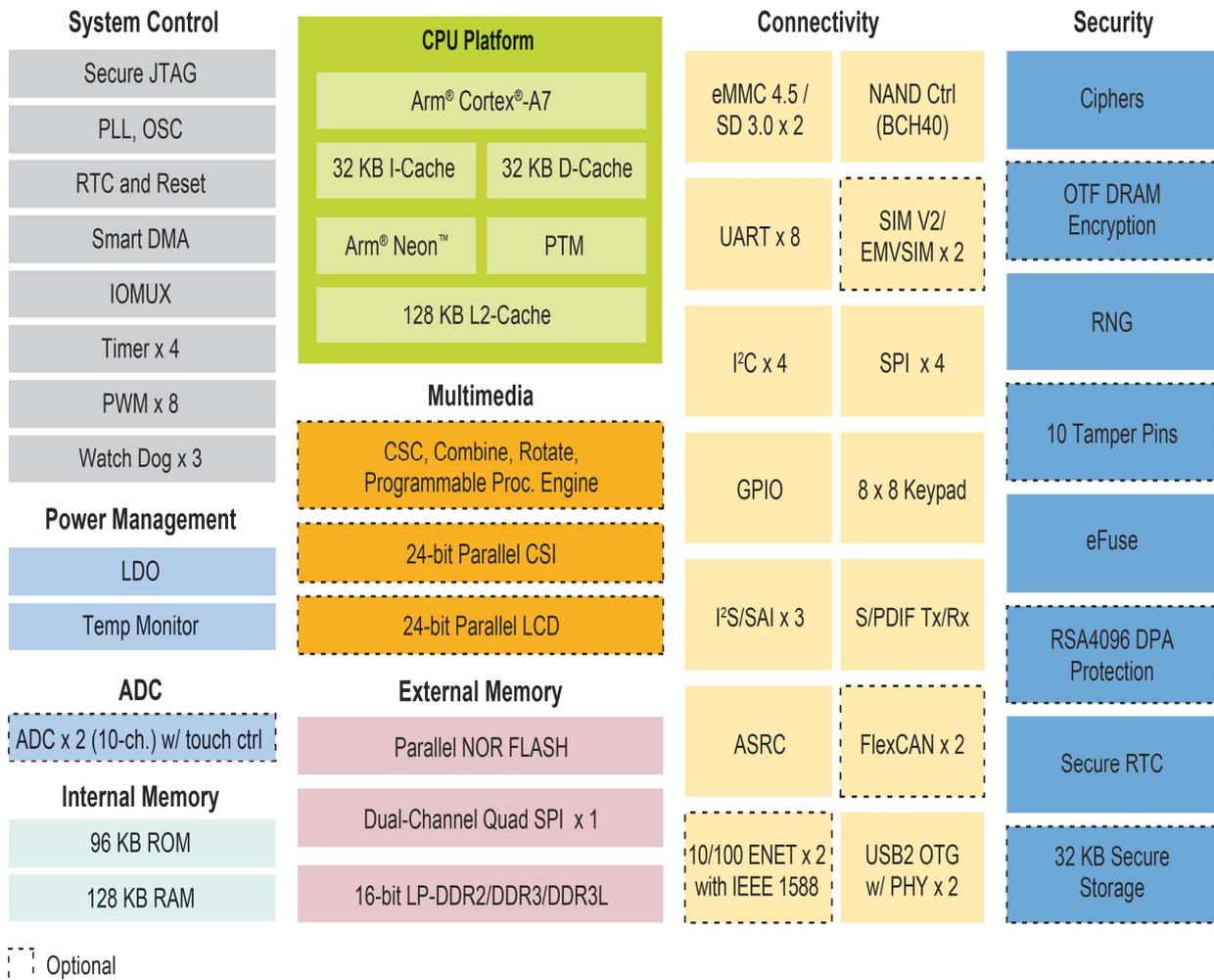


图 2-1 i.MX6UL 功能结构图



i.MX6UL 处理器主要特性:

● ARM® Cortex®-A7, 运行频率 528MHz/696Mhz
● 16 位 LP-DDR2, DDR3/DDR3L
● 并行 LCD 显示, 分辨率高达 WXGA (1366x768)
● 8/10/16/24 位并行摄像头传感器接口
● 双通道 Quad-SPI NOR FLASH
● 8 位原始 NAND FLASH 与 40 位 ECC
● 两个 MMC 4.5/SD 3.0/SDIO 端口
● 两个 USB 2.0 OTG, HS/FS, 器件或主机
● 8/16 位并行 NOR FLASH / PSRAM
● 音频接口包括 3 个 I2S/SAI, S/PDIF Tx/Rx
● 两个 10/100 以太网, 支持 IEEE 1588 协议
● 两个 12 位 ADC, 高达 10 个输入通道, 以及电阻式触摸控制器(4 线/5 线)
● 部分 PMU 集成
● 加密, PCI4.0 预认证
● 安全模块: TRNG, 加密引擎(带 DPA 的 AES, TDES/ SHA/ RSA), 防篡改监控, 安全引导, SIMV2/ EV MSIM X 2, OTF DRAM
● MAPBGA289, 0.8mm 间距, 14x14mm; MAPBGA272, 0.5mm 间距, 9x9mm

表 2-1 i.MX6UL 主要的特性

详细资料请参考芯片手册或者 NXP 官方网页链接:

https://www.nxp.com.cn/products/processors-and-microcontrollers/arm-processors/i-mx-applications-processors/i-mx-6-processors/i-mx-6ultralite-processor-low-power-secure-arm-cortex-a7-core:i.MX6UL?&tab=Documentation_Tab&linkline=Data-Sheet



2.1.2. 6ULL 系列

相比于 i.MX6UL 系列, i.MX6ULL 系列处理器精简了部分加密功能, 同时保持了原有的高性价比、超低功率等特点, 可以将其看作 i.MX6UL 系列的成本优化版本。

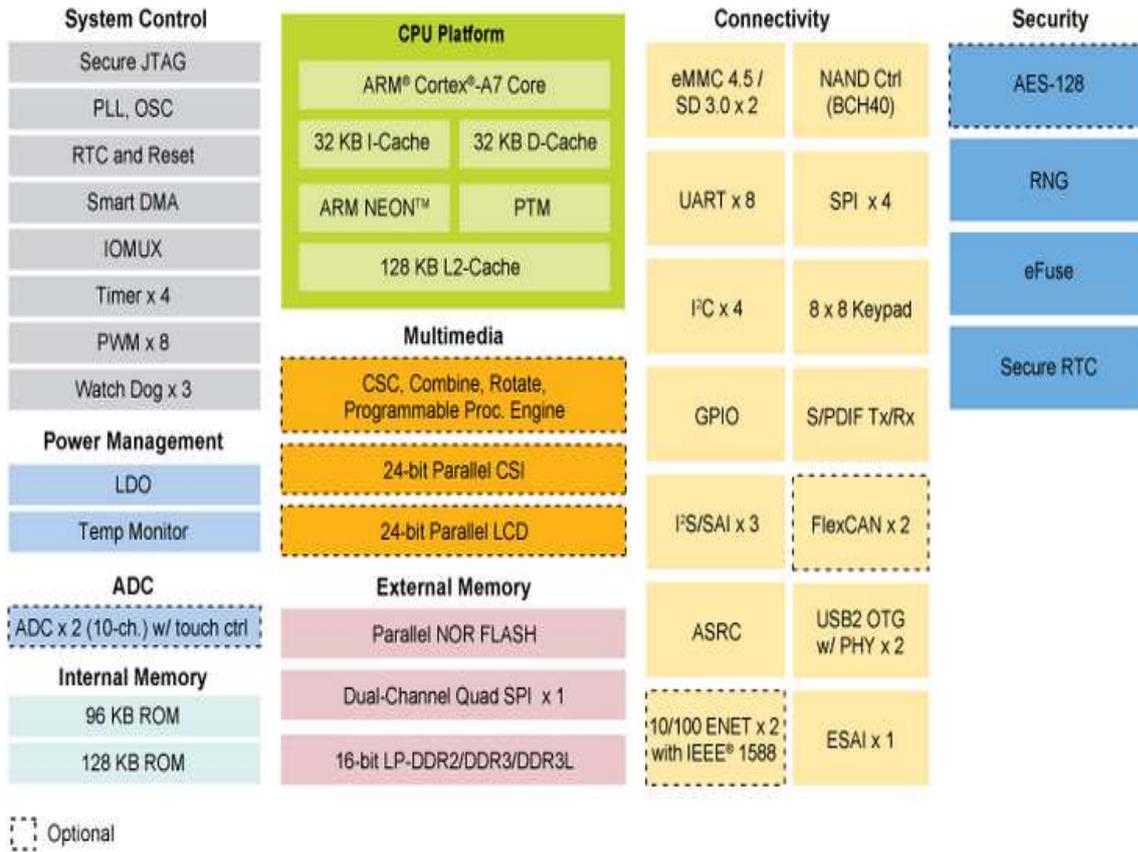


图 2-2 i.MX6ULL 功能结构图





i.MX6ULL 处理器主要特性:

● ARM® Cortex®-A7 内核, 运行频率 528MHz/800Mhz/900Mhz
● 并行 LCD 显示, 分辨率高达 WXGA (1366x768)
● 8/10/16/24 位并行摄像头传感器接口
● 16 位 LP-DDR2, DDR3/DDR3L
● 8/16 位并行 NOR FLASH / PSRAM
● 双通道 Quad-SPI NOR FLASH
● 两个 USB 2.0 OTG, HS/FS, 器件或主机
● 两个 10/100 以太网, 支持 IEEE 1588 协议
● 两个 MMC 4.5/SD 3.0/SDIO 端口
● 音频接口包括 3 个 I2S/SAI, S/PDIF Tx/Rx
● 两个 ADC 模块, 支持最多 10 个输入通道, 以及电阻式触摸控制器(4 线/5 线)
● 部分 PMU 集成
● 安全模块: TRNG, 加密引擎(带 DPA 的 AES, TDES/SHA/RSA), 安全启动
● 封装: MAPBGA289, 0.8mm 间距, 14x14mm; MAPBGA272, 0.5mm 间距, 9x9mm

表 2-2 i.MX6ULL 主要的特性

详细资料请参考网页链接:

https://www.nxp.com.cn/products/processors-and-microcontrollers/arm-processors/i-mx-applications-processors/i-mx-6-processors/i-mx-6ull-single-core-processor-with-arm-cortex-a7-core:i.MX6ULL?&tab=Documentation_Tab&linkline=Data-Sheet



2.2. MYC-Y6ULX-V2 主要参数

名称	主要参数
主控芯片系列	i.MX6UL/6ULL
主控芯片型号	MCIMX6G2CVM05AB MCIMX6Y2CVM05AB
处理器规格	528MHz ARM Cortex-A7 32 位微控制器
内存	DDR3 SDRAM 256MB/512MB 可选
存储器	Nand Flash(256MB) /EMMC(4GB) 可选
核心板尺寸	37 x 39 x 3.5 mm(带屏蔽罩)
接口类型	邮票孔, 焊盘间距 1.0MM
PCB 板规格	10 层板设计, 沉金工艺
操作系统	Linux 5.4
安全模块	TRNG, 加密引擎(带 DPA 的 AES, TDES/ SHA/ RSA), 防篡改监控, 安全引导, SIMV2/ EVMSIM X 2, OTF DRAM

表 2-3 主要参数

2.3. 系统框图

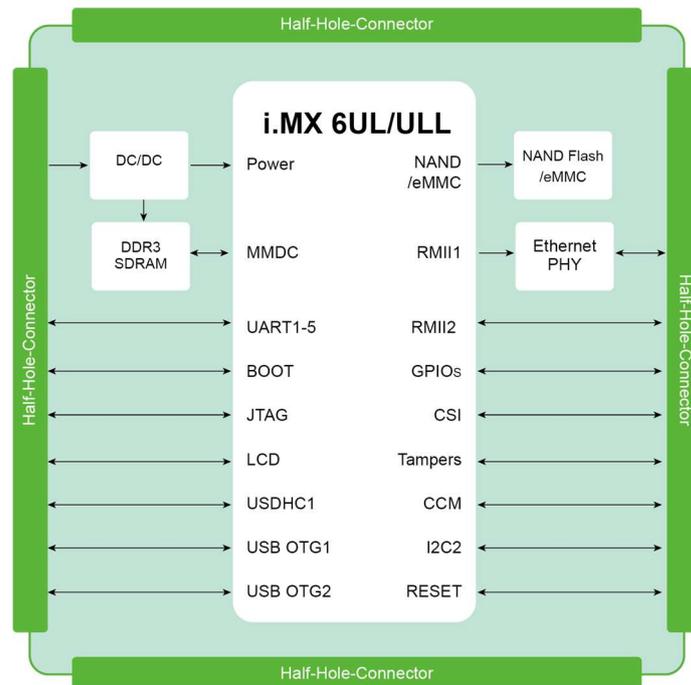


图 2-3 MYC-Y6ULX-V2 核心板系统框图





2.4. 标准型号

根据 CPU 型号、存储器件、工作温度等参数的不同，MYC-Y6ULX-V2 核心板细分为 5 种型号，请从以下列表中选择最适合您的型号。

型号规格		
主芯片	MCIMX6Y2CVM05AB	MCIMX6Y2CVM05AB
主芯片系列	i.MX 6ULL	i.MX 6ULL
内核	Cortex-A7	Cortex-A7
主频	528MHz	528MHz
操作系统	Linux 5.4	Linux 5.4
内存	256MB DDR3	256MB DDR3
存储器	256MB Nand Flash	256MB Nand Flash
显示分辨率	1366*768(最高)	1366*768(最高)
LCD 接口	8/16/18/24bit 可选	8/16/18/24bit 可选
触摸屏	支持电容屏 支持四线式电阻屏	支持电容屏 支持四线式电阻屏
UART	8 路(最高)	8 路(最高)
CAN	2 路(最高)	2 路(最高)
USB OTG	2 路	2 路
以太网	2 路 10M/100M	2 路 10M/100M
I2C	4 路(最高)	4 路(最高)
SPI	4 路(最高)	4 路(最高)
GPIO	97 路(最高)	97 路(最高)
PWM	8 路(最高)	8 路(最高)
AD	10 路	10 路
供电电压	+3.3V	+3.3V
机械尺寸	37 x 39 x 3.5 mm	37 x 39 x 3.5 mm
工作温度	0°C - +70°C	-40°C - +85°C
封装引脚数	140	140
相关认证	CE ROHS	CE ROHS

表 2-4 MYC-Y6ULX-V2 核心板选型表 1





型号规格	MYC-Y6ULY2-V2-4E512D-50-C	MYC-Y6ULY2-V2-4E512D-50-I
主芯片	MCIMX6Y2CVM05AB	MCIMX6Y2CVM05AB
主芯片系列	i.MX 6ULL	i.MX 6ULL
内核	Cortex-A7	Cortex-A7
主频	528MHz	528MHz
操作系统	Linux	Linux
内存	512MB DDR3	512MB DDR3
存储器	4GB eMMC	4GB eMMC
显示分辨率	1366*768(最高)	1366*768(最高)
LCD 接口	8/16/18/24bit 可选	8/16/18/24bit 可选
触摸屏	支持电容屏 支持四线式电阻屏	支持电容屏 支持四线式电阻屏
UART	8 路(最高)	8 路(最高)
CAN-bus	2 路(最高)	2 路(最高)
USB OTG	2 路	2 路
以太网	2 路,支持 10M/100M	2 路,支持 10M/100M
I2C	4 路(最高)	4 路(最高)
SPI	4 路(最高)	4 路(最高)
GPIO	97 路(最高)	97 路(最高)
PWM	8 路(最高)	8 路(最高)
AD	10 路	10 路
供电电压	+3.3V	+3.3V
机械尺寸	37 x 39 x 3.5 mm	37 x 39 x 3.5 mm
工作温度	0°C - +70°C	-40°C - +85°C
封装引脚数	140	140
相关认证	CE ROHS	CE ROHS

表 2-5 MYC-Y6ULX-V2 核心板选型表 2



型号规格	MYC-Y6ULG2-V2-256N256D-50-I
主芯片	MCIMX6G2CVM05AB
主芯片系列	i.MX 6UL
内核	Cortex-A7
主频	528MHz
操作系统	Linux
内存	256MB DDR3
存储器	256MB NandFlash
显示分辨率	1366*768(最高)
LCD 接口	8/16/18/24bit 可选
触摸屏	支持电容屏 支持四线式电阻屏
UART	8 路(最高)
CAN-bus	2 路(最高)
USB OTG	2 路
以太网	2 路 10M/100M
I2C	4 路(最高)
SPI	4 路(最高)
GPIO	97 路(最高)
PWM	8 路(最高)
AD	10 路
供电电压	+3.3V
机械尺寸	37 x 39 x 3.5 mm
工作温度	-40°C - +85°C
引脚数	140
相关认证	CE ROHS

表 2-6 MYC-Y6ULX-V2 核心板选型表 3



3. 引脚描述

3.1. 引脚示意图

MYC-Y6ULX-V2 核心板和底板采用 1.0mm 间距的邮票孔相连，底板封装设计请参考 7.2 章节的说明：

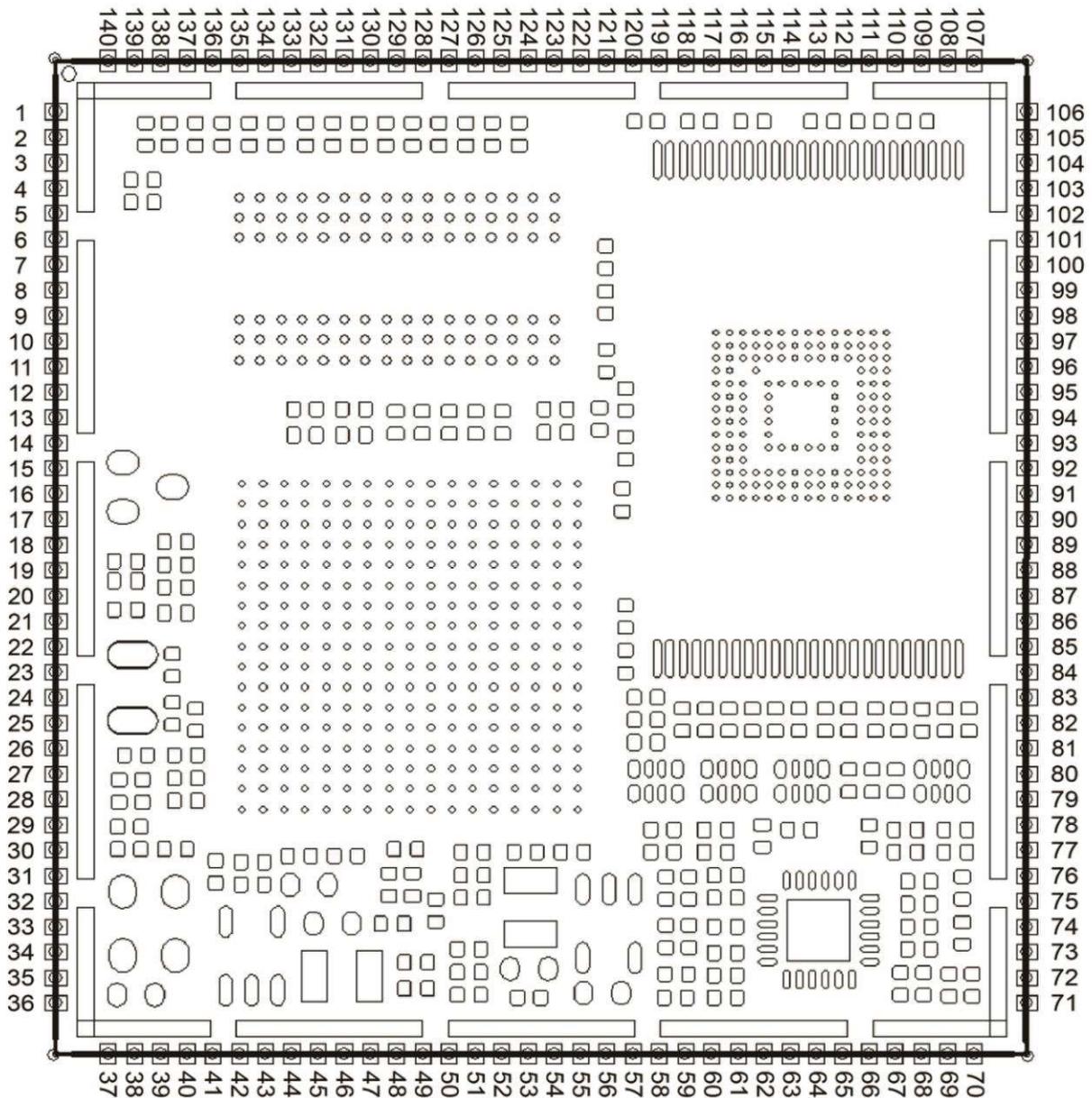


图 3-1 模块正面图



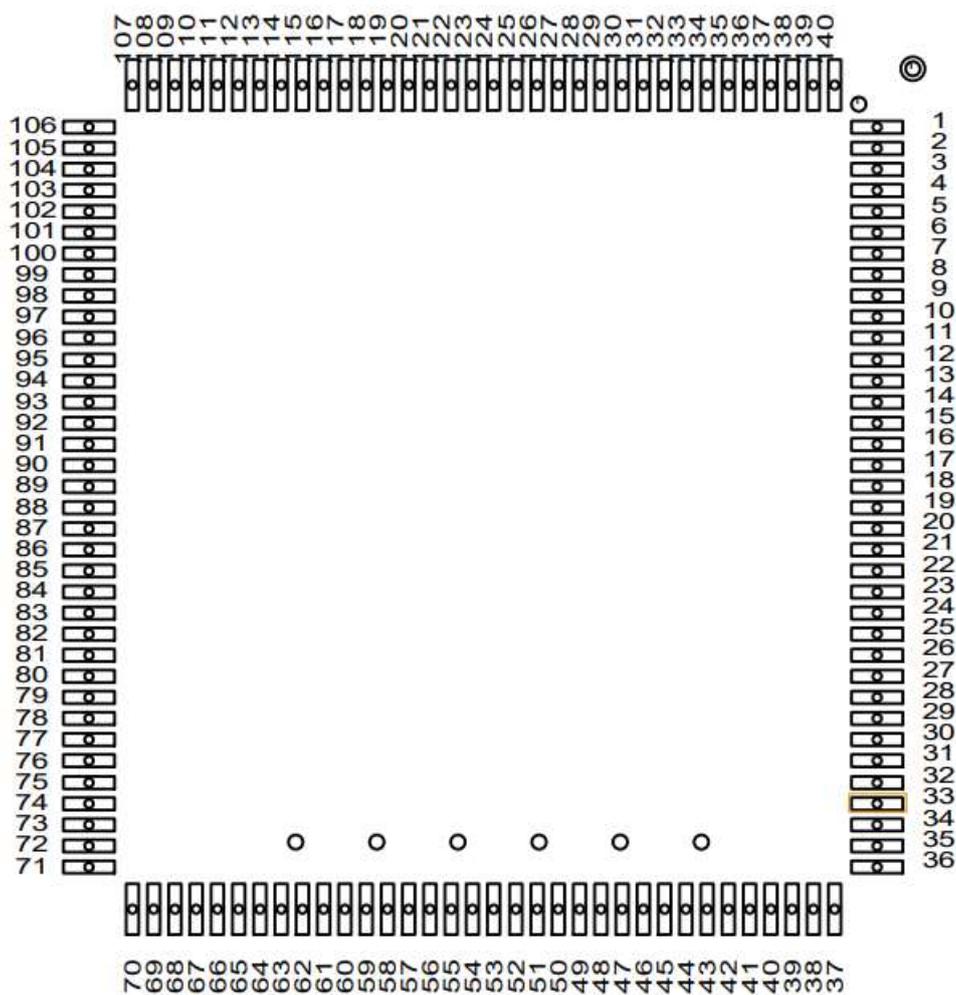


图 3-2 模块反面图



3.2. 核心板引脚对照表

MYC-Y6ULX-V2 核心板接口引脚定义如下表所示，BSP 开发包的引脚功能均按下表的“默认功能”作了配置，如需改动管脚默认功能，请修改相关驱动配置代码，否则会出现驱动冲突等不确定异常情况。

核心板引脚	网络标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
1	ONOFF	ONOFF	ON OFF 开关机	3.3V	输入	R8	不使用，可以悬空 详细说明见 5.3 节
2	POR_B	nRST_IN	外部复位输入	3.3V	输入	P8	核心板有 100K 电阻上拉
3	PMIC_ON_R EQ	PMIC_ON_RE Q	CPU 电源管理使能 IO	3.3V	输入	T9	不使用，可以悬空
4	BOOT_MOD E0	BOOT	BOOT 启动模式	3.3V	输入	T10	核心板有 10K 电阻上拉
5	BOOT_MOD E1	BOOT	BOOT 启动模式	3.3V	输入	U10	核心板有 10K 电阻上拉
6	GND	GND	电源地	0V	—	—	
7	GPIO5_8	GPIO	通用 GPIO5_8	3.3V	输入/输出	N9	
8	GPIO5_7	GPIO	通用 GPIO5_7	3.3V	输入/输出	N10	
9	GPIO5_6	ENET_RST	以太网芯片复位	3.3V	输出	N11	
10	GPIO5_5	GPIO	通用 GPIO5_5	3.3V	输入/输出	N8	
11	GPIO5_4	GPIO	通用 GPIO5_4	3.3V	输入/输出	P9	
12	GPIO5_3	GPIO	通用 GPIO5_3	3.3V	输入/输出	P10	
13	GPIO5_2	GPIO	通用 GPIO5_2	3.3V	输入/输出	P11	
14	GPIO5_1	GPIO	通用 GPIO5_1	3.3V	输入/输出	R9	
15	GPIO5_0	GPIO	通用 GPIO5_0	3.3V	输入/输出	R10	
16	GND	GND	电源地	0V	—	—	
17	SAI2_RXD	SAI2	SAI 数据接收	3.3V	输入	M14	核心板有 10K 电阻下拉
18	SAI2_BCLK	SAI2	SAI 位时钟	3.3V	输出	N16	
19	SAI2_TXD	SAI2	SAI 数据发送	3.3V	输出	N14	
20	SAI2_MCLK	SAI2	SAI 数据主时钟	3.3V	输出	P14	
21	SAI2_SYNC	SAI2	SAI 数据同步	3.3V	输出	N15	
22	GPIO1_5	GPIO	通用 GPIO1_5	3.3V	输入/输出	P15	核心板有 10K 电阻下拉
23	GND	GND	电源地	0V	—	—	
24	USB_OTG2_ VBUS	USB2	USB2 VBUS 电源输入	5V	输入	U12	
25	USB_OTG1_ VBUS	USB1	USB1 VBUS 电源输入	5V	输入	T12	
26	GND	GND	电源地	0V	—	—	
27	USB_OTG2_ DP	USB2	USB2 数据信号正	3.3V	输入/输出	U13	
28	USB_OTG2_ DN	USB2	USB2 数据信号负	3.3V	输入/输出	T13	



核心板引脚	网络标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
29	GND	GND	电源地	0V	—	—	
30	USB_OTG1_DN	USB1	USB1 数据信号负	3.3V	输入/输出	T15	
31	USB_OTG1_DP	USB1	USB1 数据信号正	3.3V	输入/输出	U15	
32	GND	GND	电源地	0V	—	—	
33	CLK1_N	CLK1	差分参考时钟 1 负信号	3.3V	输入/输出	P16	作为输入：可连接外部参考时钟，作为 PLL 模块的输入 作为输出：可输出差分时钟供其他器件使用
34	CLK1_P	CLK1	差分参考时钟 1 正信号	3.3V	输入/输出	P17	
35	GND	GND	电源地	0V	—	—	
36	GND	GND	电源地	0V	—	—	
37	VDD_3V3	POWER	3.3V 电源	3.3V	输入	—	
38	VDD_3V3	POWER	3.3V 电源	3.3V	输入	—	
39	VDD_BAT	RTC 电池	CPU 内部 RTC 电池接口	3V	输入	—	
40	GPIO1_00	USB_OTG1_ID	USB 的 ID	3.3V	输入/输出	K13	可以用于 GPIO，也可以配置为 ADC 单端输入。
41	ADC1_IN1	ADC	电阻屏 Y 数据负极 Y-	3.3V	输入/输出	L15	
42	ADC1_IN2	ADC	电阻屏 Y 数据正极 Y+	3.3V	输入/输出	L14	
43	ADC1_IN3	ADC	电阻屏 X 数据负极 X-	3.3V	输入/输出	L17	
44	ADC1_IN4	ADC	电阻屏 X 数据正极 X+	3.3V	输入/输出	M16	
45	GPIO1_05	GPIO	通用 GPIO1_5	3.3V	输入/输出	M17	
46	MDIO	ENET1&ENET2	以太网管理数据接口	3.3V	输入/输出	K17	只能用于 MDIO 功能
47	MDC	ENET1&ENET2	以太网管理时钟接口	3.3V	输出	L16	只能用于 MDIO 功能
48	GPIO1_IO08	LCD_PWM	调节 LCD 的亮度	3.3V	输出	N17	可以用于 GPIO，也可以配置为 ADC 单端输入。
49	GPIO1_IO09	LCD_DISP	控制 LCD 显示	3.3V	输出	M15	
50	GND	GND	电源地	0V	—	—	
51	UART1_TXD	UART1	UART1 数据发送	3.3V	输出	K14	默认用于调试串口
52	UART1_RXD	UART1	UART1 数据接收	3.3V	输入	K16	默认用于调试串口
53	SD1_CD	uSDHC1	uSDHC1 检测信号	3.3V	输入	J14	
54	GPIO1_18	GPIO	通用 GPIO1_18	3.3V	输入/输出	K15	
55	UART2_TXD	UART2	UART2 数据发送	3.3V	输出	J17	
56	UART2_RXD	UART2	UART2 数据接收	3.3V	输入	J16	
57	CAN1_RX	CAN1	CAN 总线接收数据	3.3V	输入	H14	
58	CAN1_TX	CAN1	CAN 总线发送数据	3.3V	输出	J15	
59	GND	GND	电源地	0V	—	—	
60	UART3_TXD	UART3	UART3 数据发送	3.3V	输出	H17	
61	UART3_RXD	UART3	UART3 数据接收	3.3V	输入	H16	
62	UART3_RTS	UART3	UART3 RTS	3.3V	输出	G14	
63	UART3_CTS	UART3	UART3 CTS	3.3V	输入	H15	
64	UART4_TXD	UART4	UART4 数据发送	3.3V	输出	G17	





核心板引脚	网络标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
65	UART4_RXD	UART4	UART4 数据接收	3.3V	输入	G16	
66	I2C2_SCL	I2C2	I2C2 总线时钟	3.3V	输出	F17	
67	I2C2_SDA	I2C2	I2C2 总线数据传输	3.3V	输入/输出	G13	
68	GND	GND	电源地	0V	—	—	
69	ETH1_LED1	ETH1_LED	ENET1 Link Activity	3.3V	输出	—	PHY YT8512 LED0 信号 (Pin24)
70	ETH1_LED2	ETH1_LED	ENET1 Link Speed	3.3V	输出	—	PHY YT8512 LED1 信号 (Pin25)
71	GND	GND	电源地	0V	—	—	
72	ETH1_TXN	ETH1_TXN	ENET1 数据负信号发送	A	输出	—	PHY YT8512 网络差分信号管脚
73	ETH1_TXP	ETH1_TXP	ENET1 数据正信号发送	A	输出	—	PHY YT8512 网络差分信号管脚
74	GND	GND	电源地	0V	—	—	
75	ETH1_RXN	ETH1_RXN	ENET1 数据负信号接收	A	输入	—	PHY YT8512 网络差分信号管脚
76	ETH1_RXP	ETH1_RXN	ENET1 数据正信号接收	A	输入	—	PHY YT8512 网络差分信号管脚
77	GND	GND	电源地	0V	—	—	
78	ENET2_TX_C LK	ENET2	RMII 模式下 50MHz 参考时钟	3.3V	输出	D17	
79	ENET2_RXD0	ENET2	ENET2 数据接收信号 0	3.3V	输入	C17	
80	ENET2_CRS_ DV	ENET2	ENET2 数据接收使能	3.3V	输出	B17	
81	ENET2_RXER	ENET2	ENET2 数据接收错误检测	3.3V	输出	D16	
82	ENET2_RXD1	ENET2	ENET2 数据接收信号 1	3.3V	输入	C16	
83	ENET2_TXEN	ENET2	ENET2 数据发送使能	3.3V	输出	B15	
84	ENET2_TXD1	ENET2	ENET2 数据发送信号 1	3.3V	输出	A16	
85	ENET2_TXD0	ENET2	ENET2 数据发送信号 0	3.3V	输出	A15	
86	GND	GND	电源地	0V	—	—	
87	LCD_DATA0	LCD	LCD 数据位 0	3.3V	输出	B9	核心板有 47K 下拉电阻
88	LCD_DATA1	LCD	LCD 数据位 1	3.3V	输出	A9	核心板有 47K 下拉电阻
89	LCD_DATA2	LCD	LCD 数据位 2	3.3V	输出	E10	核心板有 47K 下拉电阻
90	LCD_DATA3	LCD	LCD 数据位 3	3.3V	输出	D10	核心板有 47K 下拉电阻
91	LCD_DATA4	LCD	LCD 数据位 4	3.3V	输出	C10	核心板有 47K 下拉电阻
92	LCD_DATA5	LCD	LCD 数据位 5	3.3V	输出	B10	NAND 版本核心板内部有 10K 下拉 eMMC 版本核心板内部有 10K 上拉





核心板引脚	网络标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
93	LCD_DATA6	LCD	LCD 数据位 6	3.3V	输出	A10	核心板内部有 10K 上拉
94	LCD_DATA7	LCD	LCD 数据位 7	3.3V	输出	D11	NAND 版本核心板内部有 10K 上拉 eMMC 版本核心板内部有 10K 下拉
95	GND	GND	电源地	0V	—	—	
96	LCD_DATA8	LCD	LCD 数据位 8	3.3V	输出	B11	核心板内部有 10K 下拉
97	LCD_DATA9	LCD	LCD 数据位 9	3.3V	输出	A11	核心板内部有 10K 下拉
98	LCD_DATA10	LCD	LCD 数据位 10	3.3V	输出	E12	核心板内部有 10K 下拉
99	LCD_DATA11	LCD	LCD 数据位 11	3.3V	输出	D12	NAND 版本核心板内部有 10K 下拉 eMMC 版本核心板内部有 10K 上拉
100	LCD_DATA12	LCD	LCD 数据位 12	3.3V	输出	C12	核心板有 47K 下拉电阻
101	LCD_DATA13	LCD	LCD 数据位 13	3.3V	输出	B12	核心板有 47K 下拉电阻
102	LCD_DATA14	LCD	LCD 数据位 14	3.3V	输出	A12	核心板有 47K 下拉电阻
103	LCD_DATA15	LCD	LCD 数据位 15	3.3V	输出	D13	核心板有 47K 下拉电阻
104	GND	GND	—	0V	—	—	
105	UART7_TXD	UART7	UART7 数据发送	3.3V	输出	C13	核心板有 47K 下拉电阻
106	UART7_RXD	UART7	UART7 数据接收	3.3V	输出	B13	核心板有 47K 下拉电阻
107	SD2_CMD	uSDHC2	uSDHC2 命令信号	3.3V	输出	A13	核心板有 47K 下拉电阻
108	SD2_CLK	uSDHC2	uSDHC2 时钟信号	3.3V	输出	D14	核心板有 47K 下拉电阻
109	SD2_DATA0	uSDHC2	uSDHC2 数据位 0	3.3V	输出	C14	核心板有 47K 下拉电阻
110	SD2_DATA1	uSDHC2	uSDHC2 数据位 1	3.3V	输出	B14	核心板有 47K 下拉电阻
111	SD2_DATA2	uSDHC2	uSDHC2 数据位 2	3.3V	输出	A14	核心板有 47K 下拉电阻
112	SD2_DATA3	uSDHC2	uSDHC2 数据位 3	3.3V	输出	B16	核心板有 47K 下拉电阻
113	GND	GND	电源地	0V	—	—	
114	LCD_RESET	LCD	LCD 复位信号	3.3V	输入	E9	
115	LCD_VSYNC	LCD	LCD 垂直同步信号	3.3V	输出	C9	
116	LCD_HSYNC	LCD	LCD 水平同步信号	3.3V	输出	D9	





核心板引脚	网络标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
117	LCD_DE	LCD	LCD 数据输出使能	3.3V	输出	B8	
118	LCD_PCLK	LCD	LCD 像素时钟	3.3V	输出	A8	
119	GPIO4_16	GPIO	通用 GPIO4_16	3.3V	输入/输出	E6	
120	GPIO4_14	GPIO	通用 GPIO4_14	3.3V	输入/输出	B5	
121	GND	GND	电源地	0V	—	—	
122	SD1_DATA3	uSDHC1	uSDHC1 数据位 3	3.3V	输入/输出	A2	
123	SD1_DATA2	uSDHC1	uSDHC1 数据位 2	3.3V	输入/输出	B1	
124	SD1_DATA1	uSDHC1	uSDHC1 数据位 1	3.3V	输入/输出	B2	
125	SD1_DATA0	uSDHC1	uSDHC1 数据位 0	3.3V	输入/输出	B3	
126	SD1_CMD	uSDHC1	uSDHC1 命令信号	3.3V	输出	C2	
127	SD1_CLK	uSDHC1	uSDHC1 时钟信号	3.3V	输出	C1	
128	GND	GND	电源地	0V	—	—	
129	CSI_DATA7	CSI	CSI 卡数据位 7	3.3V	输入	D1	
130	CSI_DATA6	CSI	CSI 卡数据位 6	3.3V	输入	D2	
131	CSI_DATA5	CSI	CSI 卡数据位 5	3.3V	输入	D3	
132	CSI_DATA4	CSI	CSI 卡数据位 4	3.3V	输入	D4	
133	CSI_DATA3	CSI	CSI 卡数据位 3	3.3V	输入	E1	
134	CSI_DATA2	CSI	CSI 卡数据位 2	3.3V	输入	E2	
135	CSI_DATA1	CSI	CSI 卡数据位 1	3.3V	输入	E3	
136	CSI_DATA0	CSI	CSI 卡数据位 0	3.3V	输入	E4	
137	CSI_VSYNC	CSI	CSI 垂直同步信号	3.3V	输入	F2	
138	CSI_HSYNC	CSI	CSI 水平同步信号	3.3V	输入	F3	
139	CSI_PIXCLK	CSI	CSI 像素时钟	3.3V	输入	E5	
140	CSI_MCLK	CSI	CSI 主时钟	3.3V	输出	F5	

表 3-1 MYC-Y6ULX-V2 核心板 PIN LIST



4. 电气特性

4.1. 主要电源 (VDD_3V3)

MYC-Y6ULX-V2 核心板的主要供电电源是 VDD_3V3，对应连接器的 37、38 引脚。为了保证正常工作，底板必须提供 $3.3V \pm 5\%$ 的电压，并确保供电电路的输出能力可以满足核心板的功耗。4.4 章节列出了各条件下核心板的功耗和电流，在设计供电电路时请预留合适的余量。

4.2. 备份电源 VBAT

VBAT 是备用电池接口，对应连接器的 39 脚，可以外接电池供电。其作用是当 VDD_3V3 掉电时，通过外部电池供电给 VBAT，可以保持 CPU 内部 RTC 功能的正常运行。VBAT 的电压范围为 2.6-3.3V。

但是由于使用核心板内部的 RTC 耗电比较快，建议使用外部实时时钟模块，推荐使用 RX-8025T/UC 型号。

4.3. 电源域

外部供电电压需要底板提供相应的电压，内部产生电压是核心板自行产生的电压，不需要额外供电。

名称	描述	推荐电压值
VDD_3V3:	3.3V 主要供应电压	3.3V
USB_OTG1_VBUS	USB1 总线供电是 5V	5V
USB_OTG2_VBUS	USB2 总线供电是 5V	5V
VDD_BAT	VDD_3V3 或者纽扣电池是通过二极管到备用供电	3.3V

表 4-1 外部供电电压

名称	描述	电压值
VDD_1V2	i.MX6UL/ULL 芯片内核的电压 1.2V	1.2V
VDD_1V35	i.MX6UL/ULL 的 DDR3 电压 1.35V	1.35V

表 4-2 内部产生电压





4.4. 电源功耗

工作条件	电源电压(V)	平均电流(mA)	峰值电流(mA)	总功耗 (W)
During boot	3.3	280	<400	0.92
Full-load 阶段	3.3	350	<400	1.15

表 4-3 电源功耗参数

4.5. GPIO 直流特性

参数	标号	最小值	推荐值	最大值	单位	说明
高电平输入电压	V_{IH}	2.3	3.3	3.6	V	—
低电平输入电压	V_{IL}	-0.3	—	1.0	V	—
高电平输出电压	V_{OH}	2.64	3.3	—	V	—
低电平输出电压	V_{OL}	—	—	0.66	V	—

表 4-4 GPIO 直流特性





5. 系统配置和启动

5.1. BOOT 模式选择

i.MX6UL 和 i.MX6ULL 处理器启动时会首先执行芯片内部 Boot ROM 中的程序。Boot ROM 会根据 BOOT_MODE 寄存器、eFUSES、启动相关的 GPIO 等状态来决定下一步执行动作。

BOOT_MODE 寄存器的值取决于初始上电阶段 BOOT_MODE0 和 BOOT_MODE1 两个管脚的电平，以此决定 CPU 的启动模式，具体对应如下：

Boot Mode (1:0)	Boot 模式	类型
00	Boot From Fuses	从内部 Fuses 读取启动信息，NXP 建议量产时用此方式出货。
01	Serial Downloader	支持从 USB_OTG1 口下载程序到 Flash。需要注意的是此模式下，UART1 和 UART2 的优先级高于 USB_OTG，如果在此模式下，UART1 和 UART2 串口检测到了数据，则下载器无法从 USB 烧写程序，电脑无法检测到设备。
10	Internal Boot	从 Boot Mode 引脚读取启动配置，NXP 推荐用于开发模式，也有很多用户直接用此模式进行量产
11	Reserved	

表 5-1 处理器启动模式配置

在核心板内部已经对 BOOT_MODE0 和 BOOT_MODE1 管脚通过 10K 电阻上拉,当需要把这两个管脚设置为低电平时，用 1K 电阻下拉至地。





5.2. BOOT 设备选择

在研发阶段，通常将 CPU 设置为 internal Boot 模式，在此模式下 CPU 在上电复位时会读取处理器 LCD_DATA0-DATA23 管脚的电平状态来决定启动的设备。在 MYC-Y6ULX-V2 核心板内部已经对 LCD_DATA0-DATA23 做了相应的处理，底板设计时只需对以下两个管脚做配置即可。

eMMC 版本核心板启动位配置：

设备启动位	eMMC(SDIO2)启动	SDIO1 启动
LCD_DATA5	悬空	下拉 1K
LCD_DATA11	悬空	下拉 1K

表 5-2 EMMC 核心板启动配置

NAND Flash 版本核心板启动位配置：

设备启动位	NAND Flash	SDIO1 启动
LCD_DATA6	下拉 1K	悬空
LCD_DATA7	悬空	下拉 1K

表 5-3 NAND Flash 核心板启动配置





5.3. 复位和 ONOFF

MYC-Y6ULX-V2 核心板提供 2 个专用复位引脚，分别是 POR 复位和 ONOFF，二者的功能不同，建议都接出来，作不同的用途。

POR_B	This cold reset negative logic input resets all modules and logic in the IC. May be used in addition to internally generated power on reset signal (logical AND, both internal and external signals are considered active low).
ONOFF	ONOFF can be configured in debounce, off to on time, and max time-out configurations. The debounce and off to on time configurations supports 0, 50, 100 and 500 ms. Debounce is used to generate the power off interrupt. While in the ON state, if ONOFF button is pressed longer than the debounce time, the power off interrupt is generated. Off to on time supports the time it takes to request power on after a configured button press time has been reached. While in the OFF state, if ONOFF button is pressed longer than the off to on time, the state will transition from OFF to ON. Max time-out configuration supports 5, 10, 15 seconds and disable. Max time-out configuration supports the time it takes to request power down after ONOFF button has been pressed for the defined time.

表 5-4 复位和 ONOFF 引脚功能描述





6. 接口说明

MYC-Y6ULX-V2 核心板将 i.MX6UL/i.MX6ULL 芯片的所有 IO 管脚全部引出,除了核 ENET1 占用的管脚以及 Nand Flash/eMMC 占用的管脚, 其它管脚可以基于芯片支持的功能由用户自由分配相应的信号。请查看 6.12 节以了解核心板不可再分配的 IO 管脚。

推荐用户使用 NXP 推出的管脚复用工具 **Pins Tool for i.MX Processors** 来分配管脚资源。该软件很容易上手, 打开软件, 选择 MPU 型号, 直接勾选想要的资源如串口, 软件会自动定位管脚。检查管脚没有冲突即可。关于软件下载及使用说明可以访问 NXP 官方网站:

<https://www.nxp.com/design/designs/pins-tool-for-i-mx-application-processors:PINS-TOOL-IMX>





6.1. uSDHC 接口

uSDHC 接口 (Ultra Secured Digital Host Controller) 是 NXP 公司特有的安全数字主机接口, 提供了 CPU 和外部 SD/SDIO/MMC 卡的安全通讯方式。MYC-Y6ULX-V2 核心板搭载了 2 路 uSDHC 接口, uSDHC 1 对外引出, 可用作 SD 卡启动或者 SDIO 通讯。uSDHC 2 只有在 Nand 版本的核心板上对外引出, 在 eMMC 版本的核心板上, uSDHC2 没有对外引出。

6.1.1. 引脚定义

核心板引脚	标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
53	SD1_CD	SD1	SD1 卡检测信号	3.3V	输入	J14	
122	SD1_DATA3	SD1	SD1 卡数据位 3	3.3V	输入/输出	A2	
123	SD1_DATA2	SD1	SD1 卡数据位 2	3.3V	输入/输出	B1	
124	SD1_DATA1	SD1	SD1 卡数据位 1	3.3V	输入/输出	B2	
125	SD1_DATA0	SD1	SD1 卡数据位 0	3.3V	输入/输出	B3	
126	SD1_CMD	SD1	SD1 命令信号	3.3V	输出	C2	
127	SD1_CLK	SD1	SD1 时钟信号	3.3V	输出	C1	
127	SD1_CLK	SD1	SD1 时钟信号	3.3V	输出	C1	

表 6-1 SD1 接口 PIN 定义

核心板引脚	标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
107	SD2_CMD	SD2	SD2 命令信号	3.3V	输出	A13	核心板内部有 47K 下拉电阻
108	SD2_CLK	SD2	SD2 时钟信号	3.3V	输出	D14	
109	SD2_D0	SD2	SD2 卡数据位 0	3.3V	输出	C14	
110	SD2_D1	SD2	SD2 卡数据位 1	3.3V	输出	B14	
111	SD2_D2	SD2	SD2 卡数据位 2	3.3V	输出	A14	
112	SD2_D3	SD2	SD2 卡数据位 3	3.3V	输出	B16	

表 6-2 SD2 接口 PIN 定义



6.2. UART 接口

MYC-Y6ULX-V2 核心板拥有高达 8 路的异步串口。由于芯片的管脚复用关系，核心板默认只使用其中的 5 路串口，其中 UART3 带有流控制（RTS 和 CTS 信号）功能。

6.2.1. 引脚定义

核心板引脚	标号	默认功能	功能描述	参考电平	输入/输出	MPU 引脚	备注
51	UART1_TXD	UART1	UART1 数据发送	3.3V	输出	K14	
52	UART1_RXD	UART1	UART1 数据接收	3.3V	输入	K16	
55	UART2_TXD	UART2	UART2 数据发送	3.3V	输出	J17	
56	UART2_RXD	UART2	UART2 数据接收	3.3V	输入	J16	
60	UART3_TXD	UART3	UART3 数据发送	3.3V	输出	H17	
61	UART3_RXD	UART3	UART3 数据接收	3.3V	输入	H16	
62	UART3_RTS	UART3	UART3 RTS 信号	3.3V	输出	G14	
63	UART3_CTS	UART3	UART3 CTS 信号	3.3V	输入	H15	
64	UART4_TXD	UART4	UART4 数据发送	3.3V	输出	G17	
65	UART4_RXD	UART4	UART4 数据接收	3.3V	输入	G16	
105	UART7_TXD	UART7	UART7 数据发送	3.3V	输出	C13	
106	UART7_RXD	UART7	UART7 数据接收	3.3V	输入	B13	

表 6-3 UART 接口 PIN 定义





6.3. USB 接口

MYC-Y6ULX-V2 核心板提供两个高速 USB2.0 控制器，支持 OTG 功能。如果用户要使用 USB 的 OTG 功能，则 USB 接口推荐使用 MICRO-USB 接口，因为该接口是 5 线接口，有 USB_ID 信号，可以用来识别 HOST 和 DEVICE，从而实现 OTG 功能。如果用户不使用 USB 的 OTG 功能，只当做 USB HOST 使用，那么 USB 接口选择 4 线、5 线的接口都可以。

6.3.1. 引脚定义

核心板引脚	标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
24	USB_OTG2_VBUS	USB2	USB2 VBUS 电源输入	5V	输入	U12	
25	USB_OTG1_VBUS	USB1	USB1 VBUS 电源输入	5V	输入	T12	
26	GND	GND	电源地	0V	—	—	
27	USB_OTG2_DP	USB2	USB2 数据信号正	3.3V	输入/输出	U13	
28	USB_OTG2_DN	USB2	USB2 数据信号负	3.3V	输入/输出	T13	
29	GND	GND	电源地	0V	—	—	
30	USB_OTG1_DN	USB1	USB1 数据信号负	3.3V	输入/输出	T15	
31	USB_OTG1_DP	USB1	USB1 数据信号正	3.3V	输入/输出	U15	
32	GND	GND	电源地	0V	—	—	

表 6-4 USB 接口 PIN 定义





6.4. Ethernet 接口

MYC-Y6ULX-V2 核心板有两路 10/100 以太网，支持 IEEE 1588 协议。第 1 路以太网 Eth1 在 MYC-Y6UL 核心板上已经放置了以太网 PHY 芯片，型号为 LAN8720；第 2 路以太网 Eth2，输出的是 RMII 信号，需要用户自行添加 PHY 芯片配合使用。

6.4.1. 引脚定义

核心板引脚	标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
69	ETH1_LED1	ETH1	ENET1 Link Activity	3.3V	输出	—	Built in Ethernet PHY chip(LAN8720A)
70	ETH1_LED2	ETH1	ENET1 Link Speed	3.3V	输出	—	Built in Ethernet PHY chip(LAN8720A)
72	ETH1_TXN	ETH1	ENET1 数据负信号发送	—	输出	—	Built in Ethernet PHY chip(LAN8720A)
73	ETH1_TXP	ETH1	ENET1 数据正信号发送	—	输出	—	Built in Ethernet PHY chip(LAN8720A)
75	ETH1_RXN	ETH1	ENET1 数据负信号接收	—	输入	—	Built in Ethernet PHY chip(LAN8720A)
76	ETH1_RXP	ETH1	ENET1 数据正信号接收	—	输入	—	Built in Ethernet PHY chip(LAN8720A)

表 6-5 Eth1 接口 PIN 定义

核心板引脚	标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
46	MDIO	ETH1& ETH2	以太网管理数据接口	3.3V	输入/输出	K17	
47	MDC	ETH1& ETH2	以太网管理时钟接口	3.3V	输入	L16	
78	ENET2_TCLK	ETH2	RMII 模式下 50MHz 参考时钟	3.3V	输出	D17	
79	ENET2_RXD0	ETH2	ENET2 数据接收信号 0	3.3V	输入	C17	
80	ENET2_RX_DV	ETH2	ENET2 数据接收使能	3.3V	输出	B17	
81	ENET2_RXER	ETH2	ENET2 数据接收错误检测	3.3V	输出	D16	
82	ENET2_RXD1	ETH2	ENET2 数据接收信号 1	3.3V	输入	C16	
83	ENET2_TXEN	ETH2	ENET2 数据发送使能	3.3V	输出	B15	
84	ENET2_TXD1	ETH2	ENET2 数据发送信号 1	3.3V	输出	A16	
85	ENET2_TXD0	ETH2	ENET2 数据发送信号 0	3.3V	输出	A15	

表 6-6 Eth2 接口 PIN 定义





6.5. CAN 接口

MYC-Y6ULX-V2 核心板支持 2 路 CAN 控制器，支持 2.0b 版本 CAN 协议规范，只需要在该接口上添加两个 CAN 收发器即可以进行 CAN 通讯。内置的 FLEXCAN 模块可以支持标准或扩展格式的数据帧，以及 64 个 Message Buffer。

6.5.1. 引脚定义

核心板引脚	标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
57	CAN1_RX	CAN1	CAN 总线数据接收	3.3V	输入	H14	
58	CAN1_TX	CAN1	CAN 总线数据发送	3.3V	输出	J15	

表 6-7 CAN 接口 PIN 定义





6.6. I2C 接口

MYC-Y6ULX-V2 核心板最大支持 4 路 I2C 总线，由于引脚复用关系，默认配置只使用了其中的 1 路 I2C 总线：I2C2。如果需要使用更多的 I2C 接口，请查询 i.MX6UL/6ULL 官方手册中的引脚复用相关说明，并且修改驱动中的引脚配置。

官方手册链接：https://www.nxp.com.cn/products/processors-and-microcontrollers/arm-processors/i-mx-applications-processors/i-mx-6-processors/i-mx-6ultra-lite-processor-low-power-secure-arm-cortex-a7-core:i.MX6UL?&tab=Documentation_Tab&linkline=Data-Sheet

6.6.1. 引脚定义

核心板引脚	标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
66	I2C2_SCL	I2C2	I2C2 总线时钟	3.3V	输出	F17	
67	I2C2_SDA	I2C2	I2C2 总线数据传输	3.3V	输入/输出	G13	

表 6-8 I2C 接口 PIN 定义





6.7. SPI 接口

MYC-Y6ULX-V2 核心板最大支持 4 路 SPI 控制器，支持主/从模式。SPI 信号包括 SPI_CLK、SPI_SS、SPI_MOSI 和 SPI_MISO，设计时要先确认主从设备的关系，进而确认 MOSI 和 MISO 信号的方向。由于引脚复用关系，核心板上的 SPI 信号默认都用作了其他接口，如果要使用 SPI 接口，请查询 i.MX6UL/6ULL 官方手册中的引脚复用相关说明，并且修改驱动中的引脚配置。

官方手册链接：https://www.nxp.com.cn/products/processors-and-microcontrollers/arm-processors/i-mx-applications-processors/i-mx-6-processors/i-mx-6ultralite-processor-low-power-secure-arm-cortex-a7-core:i.MX6UL?&tab=Documentation_Tab&linkline=Data-Sheet

表 6-9 说明了 SPI 1 接口的复用关系，其他 SPI 接口的复用关系同理。

6.7.1. 引脚定义

核心板引脚	标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
131	CSI_DATA5	CSI	SPI1 片选信号	3.3V	输出	D3	
132	CSI_DATA4	CSI	SPI1 时钟信号	3.3V	输出	D4	
130	CSI_DATA6	CSI	SPI1 MOSI 信号	3.3V	输出	D2	
129	CSI_DATA7	CSI	SPI1 MISO 信号	3.3V	输入	D1	

表 6-9 SPI 接口 PIN 定义





6.8. CSI 接口

CSI 接口支持 8 位或者 24 位的 YCbCr、YUV、RGB 格式数据输入；8 位、10 位或者 16 位的 Bayer 格式数据输入，最大像素时钟为 238 MHz。由于管脚复用关系，MYC-Y6ULX-V2 核心板的 CSI 接口默认选择的是 8 位数据信号，需要搭配 I2C 总线一起工作。底板设计推荐使用 8 位并行摄像头接口，摄像头模组可选择米尔电子提供的 MY-CAM011B 摄像头模组，请访问 http://www.myr-tech.com/product/my_cam011b.htm 以获取该模组的详细信息。



图 6-1 CSI 接口接法

6.8.1. 引脚定义

核心板引脚	标号	默认功能	功能描述	参考电平	输入/输出	MPU 引脚	备注
129	CSI_DATA7	CSI	CSI 数据位 7	3.3V	输入	D1	
130	CSI_DATA6	CSI	CSI 数据位 6	3.3V	输入	D2	
131	CSI_DATA5	CSI	CSI 数据位 5	3.3V	输入	D3	
132	CSI_DATA4	CSI	CSI 数据位 4	3.3V	输入	D4	
133	CSI_DATA3	CSI	CSI 数据位 3	3.3V	输入	E1	
134	CSI_DATA2	CSI	CSI 数据位 2	3.3V	输入	E2	
135	CSI_DATA1	CSI	CSI 数据位 1	3.3V	输入	E3	
136	CSI_DATA0	CSI	CSI 数据位 0	3.3V	输入	E4	
137	CSI_VSYNC	CSI	CSI 垂直同步信号	3.3V	输入	F2	
138	CSI_HSYNC	CSI	CSI 水平同步信号	3.3V	输入	F3	
139	CSI_PIXCLK	CSI	CSI 像素时钟	3.3V	输入	E5	
140	CSI_MCLK	CSI	CSI 主时钟	3.3V	输出	F5	

表 6-10 CSI 接口 PIN 定义



6.9. LCD 接口

MYC-Y6ULX-V2 核心板的 LCD 接口支持 8/16/18/24bit 的数据格式，客户可以根据自己的需求选择合适的数据位宽，驱动默认配置为 16Bit RGB 数据格式，可以外接 16 或 24 bit 的 TFT 显示屏。驱动默认支持 480x272 分辨率 (4.3 寸屏) 和 800x480 分辨率(7 寸屏)，可以选购米尔电子的 MY-TFT043RV2、MY-TFT070RV2 或 MY-TFT070CV2 液晶触摸屏模块配合使用，请访问 <http://www.myir-tech.com/product> 以获取模块的详细信息。

6.9.1. 引脚定义

核心板引脚	标号	默认功能	功能描述	参考电平	输入/输出	MPU 引脚	备注
87	LCD_DATA0	LCD	LCD 数据位 0	3.3V	输出	B9	
88	LCD_DATA1	LCD	LCD 数据位 1	3.3V	输出	A9	
89	LCD_DATA2	LCD	LCD 数据位 2	3.3V	输出	E10	
90	LCD_DATA3	LCD	LCD 数据位 3	3.3V	输出	D10	
91	LCD_DATA4	LCD	LCD 数据位 4	3.3V	输出	C10	
92	LCD_DATA5	LCD	LCD 数据位 5	3.3V	输出	B10	
93	LCD_DATA6	LCD	LCD 数据位 6	3.3V	输出	A10	
94	LCD_DATA7	LCD	LCD 数据位 7	3.3V	输出	D11	
96	LCD_DATA8	LCD	LCD 数据位 8	3.3V	输出	B11	
97	LCD_DATA9	LCD	LCD 数据位 9	3.3V	输出	A11	
98	LCD_DATA10	LCD	LCD 数据位 10	3.3V	输出	E12	
99	LCD_DATA11	LCD	LCD 数据位 11	3.3V	输出	D12	
100	LCD_DATA12	LCD	LCD 数据位 12	3.3V	输出	C12	
101	LCD_DATA13	LCD	LCD 数据位 13	3.3V	输出	B12	
102	LCD_DATA14	LCD	LCD 数据位 14	3.3V	输出	A12	
103	LCD_DATA15	LCD	LCD 数据位 15	3.3V	输出	D13	
105	LCD_DATA16	UART7_TXD	LCD 数据位 16	3.3V	输出	C13	
106	LCD_DATA17	UART7_RXD	LCD 数据位 17	3.3V	输出	B13	
107	LCD_DATA18	SD_CMD	LCD 数据位 18	3.3V	输出	A13	
108	LCD_DATA19	SD2_CLK	LCD 数据位 19	3.3V	输出	D14	
109	LCD_DATA20	SD2_D0	LCD 数据位 20	3.3V	输出	C14	
110	LCD_DATA21	SD2_D1	LCD 数据位 21	3.3V	输出	B14	
111	LCD_DATA22	SD2_D2	LCD 数据位 22	3.3V	输出	A14	
112	LCD_DATA23	SD2_D3	LCD 数据位 23	3.3V	输出	B16	
114	LCD_RESET	LCD	LCD 复位信号	3.3V	输出	E9	
115	LCD_VSYNC	LCD	LCD 垂直同步信号	3.3V	输出	C9	





116	LCD_HSYNC	LCD	LCD 水平同步信号	3.3V	输出	D9	
117	LCD_DE	LCD	LCD 数据输出使能	3.3V	输出	B8	
118	LCD_PCLK	LCD	LCD 像素时钟	3.3V	输出	A8	
48	GPIO1_IO08	LCD_PWM	调节 LCD 的亮度	3.3V	输出	N17	

表 6-11 LCD 接口 PIN 定义



6.10. AUDIO 接口

MYC-Y6ULX-V2 核心板提供 3 路同步音频 (SAI) 接口, 支持各类带帧同步功能的全双工、串行通讯音频接口, 比如 I2S,AC97,TDM,CODEC 等常用音频接口。

使用时需要将该接口连接外部音频编解码器, 然后外接耳机和麦克风。

6.10.1. 引脚定义

核心板引脚	标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
17	SAI2_RXD	SAI2	I2S 数据接收	3.3V	输入	M14	
18	SAI2_BCLK	SAI2	I2S 数据时钟	3.3V	输出	N16	
19	SAI2_TXD	SAI2	I2S 数据发送	3.3V	输出	N14	
20	SAI2_MCLK	SAI2	I2S 数据主时钟	3.3V	输出	P14	
21	SAI2_SYNC	SAI2	I2S 数据同步	3.3V	输出	N15	

表 6-12 AUDIO 接口 PIN 定义



6.11. GPIO 接口

由于复用关系，MYC-Y6ULX-V2 核心板的 GPIO 管脚大都用作了特定的功能接口，表 6-13 列出了默认当作 GPIO 使用的引脚，使用这些引脚不会造成接口数量的损失。

客户可以根据自身产品的具体需求对 GPIO 进行灵活配置，如果想使用更多的 GPIO，请参考 6UL/6ULL 官方手册关于 PINMUX 的详细说明，并使用 **Pins Tool for i.MX Processors** 来分配管脚资源。

官方手册链接：https://www.nxp.com.cn/products/processors-and-microcontrollers/arm-processors/i-mx-applications-processors/i-mx-6-processors/i-mx-6ultralite-processor-low-power-secure-arm-cortex-a7-core:i.MX6UL?&tab=Documentation_Tab&linkline=Data-Sheet

6.11.1. 引脚定义

核心板引脚	标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
7	GPIO5_8	GPIO	通用 GPIO5_8	3.3V	输入/输出	N9	
8	GPIO5_7	GPIO	通用 GPIO5_7	3.3V	输入/输出	N10	
10	GPIO5_5	GPIO	通用 GPIO5_5	3.3V	输入/输出	N8	
11	GPIO5_4	GPIO	通用 GPIO5_4	3.3V	输入/输出	P9	
12	GPIO5_3	GPIO	通用 GPIO5_3	3.3V	输入/输出	P10	
13	GPIO5_2	GPIO	通用 GPIO5_2	3.3V	输入/输出	P11	
14	GPIO5_1	GPIO	通用 GPIO5_1	3.3V	输入/输出	R9	
15	GPIO5_0	GPIO	通用 GPIO5_0	3.3V	输入/输出	R10	
22	GPIO1_5	GPIO	通用 GPIO1_5	3.3V	输入/输出	P15	核心板内部 10K 下拉电阻
45	GPIO1_05	GPIO	通用 GPIO1_5	3.3V	输入/输出	M17	
54	GPIO1_18	GPIO	通用 GPIO1_18	3.3V	输入/输出	K15	
119	GPIO4_16	GPIO	通用 GPIO4_16	3.3V	输入/输出	E6	
120	GPIO4_14	GPIO	通用 GPIO4_14	3.3V	输入/输出	B5	

表 6-13 GPIO 接口 PIN 定义



6.11.2. 不建议更改的管脚

MYC-Y6ULX-V2 核心板板载了 DDR3, Nand Flash / EMMC, 以太网 PHY 芯片。其中 DDR3 的管脚资源是特殊功能资源, 而 Nand Flash / EMMC 以及以太网占用的是 IO 资源。用户不能将表 6-14 和 6-15 中的管脚用作 GPIO 或其他用途, 否则会造成核心板的主要功能异常, 这些管脚维持默认配置即可。

Nand Flash IO 资源	EMMC IO 资源	MPU 引脚
NAND_ALE	SD2_RST	B4
NAND_CE0	EMMC 不使用	C5
NAND_CLE	EMMC 不使用	A4
NAND_D0	SD2_D0	D7
NAND_D1	SD2_D1	B7
NAND_D2	SD2_D2	A7
NAND_D3	SD2_D3	D6
NAND_D4	SD2_D4	C6
NAND_D5	SD2_D5	B6
NAND_D6	SD2_D6	A6
NAND_D7	SD2_D7	A5
NAND_RE_B	SD2_CLK	D8
NAND_Ready_B	EMMC 不使用	A3
NAND_WE_B	SD2_CMD	C8
NAND_WP_B	EMMC 不使用	D5

表 6-14 Nand Flash /eMMC 功能相关引脚

标号	默认功能	功能描述	电平	输入/输出	MPU 引脚	备注
MDIO	ETH1& ETH2	以太网管理数据接口	3.3V	输入/输出	K17	
MDC	ETH1& ETH2	以太网管理时钟接口	3.3V	输入	L16	
ENET1_TCLK	ETH1	RMII 模式下 50MHz 参考时钟	3.3V	输出	F14	
ENET1_RXD0	ETH1	ENET2 数据接收信号 0	3.3V	输入	F16	
ENET1_RX_EN	ETH1	ENET2 数据接收使能	3.3V	输出	E16	
ENET1_RXER	ETH1	ENET2 数据接收错误检测	3.3V	输出	D15	
ENET1_RXD1	ETH1	ENET2 数据接收信号 1	3.3V	输入	E17	
ENET1_TXEN	ETH1	ENET2 数据发送使能	3.3V	输出	F15	
ENET1_TXD1	ETH1	ENET2 数据发送信号 1	3.3V	输出	E14	
ENET1_TXD0	ETH1	ENET2 数据发送信号 0	3.3V	输出	E15	

表 6-15 Eth1 功能相关引脚







7. 封装信息

7.1. 机械尺寸

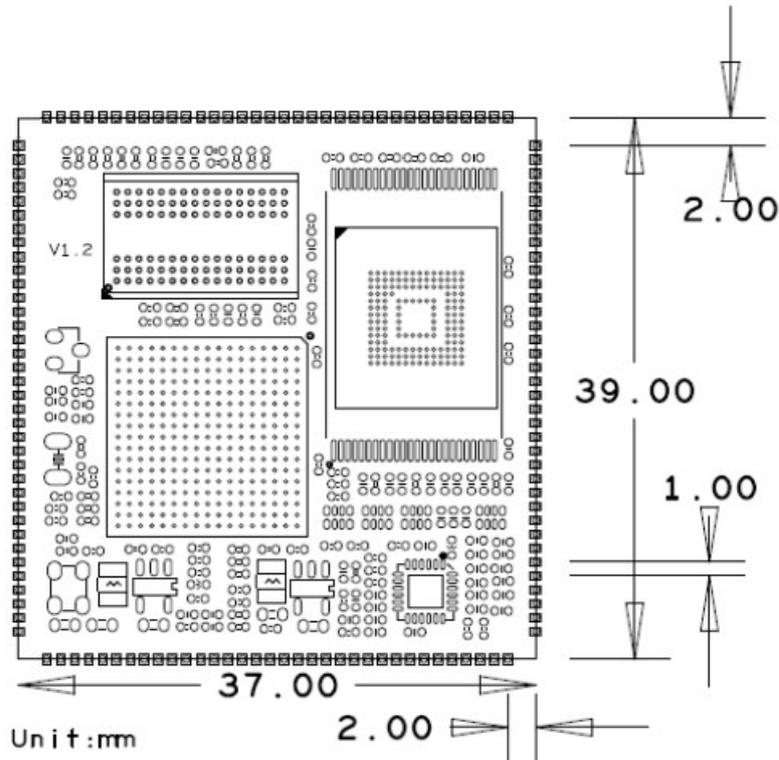


图 7-1 MYC-Y6ULX-V2 核心板俯视图

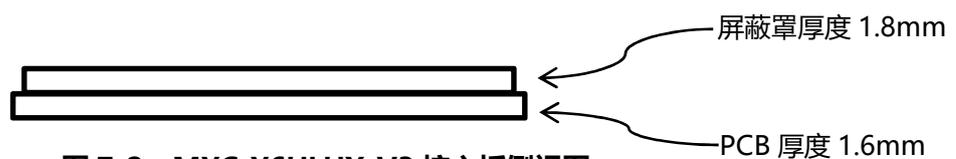


图 7-2 MYC-Y6ULUX-V3 核心板侧视图

核心板焊屏蔽罩整体厚度约 3.5mm。



7.2. 底板 PCB 封装

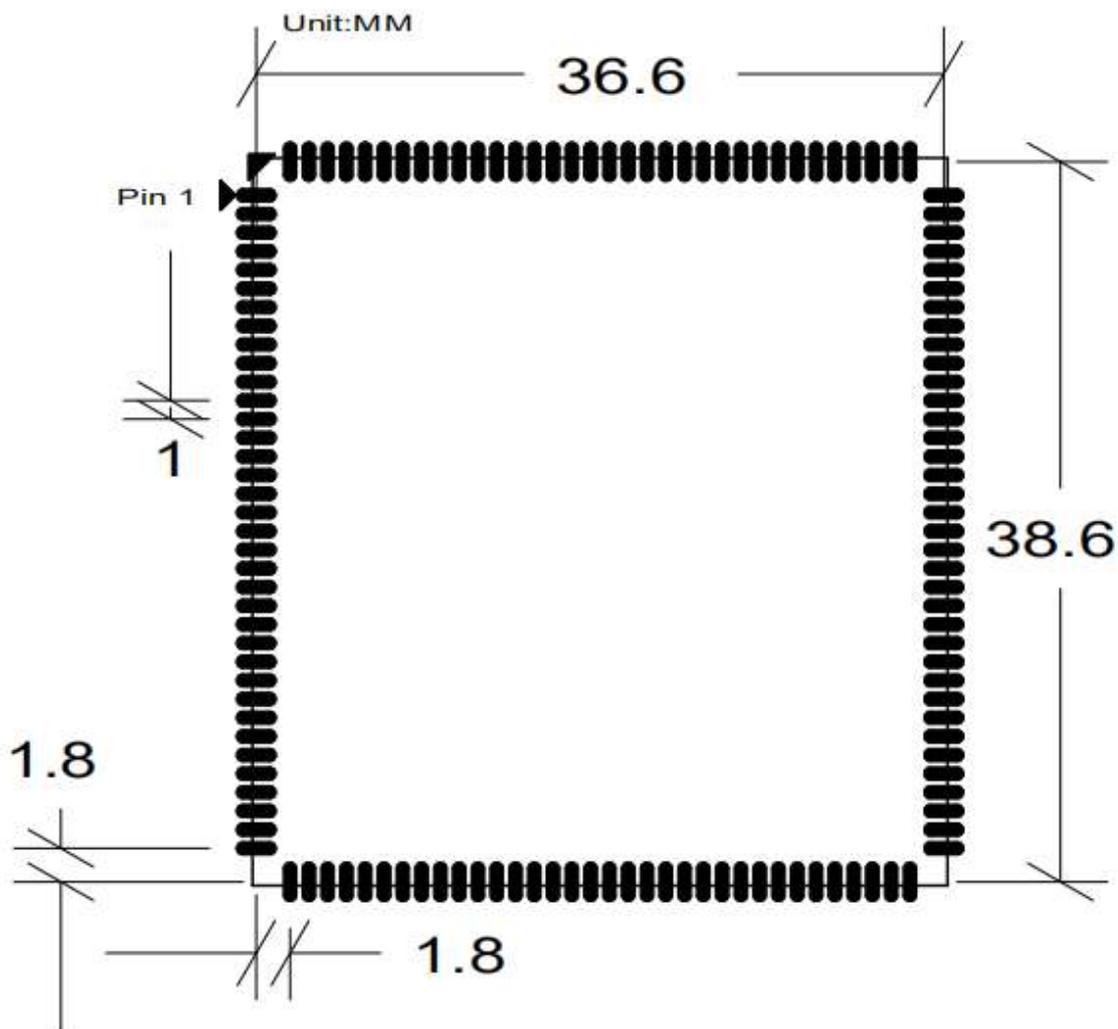


图 7-3 MYC-Y6UL 核心板 PCB 封装

焊盘长度 1.4mm,宽度 0.6mm,焊盘间距 1.0mm。

米尔电子提供设计好的 PCB 封装，请访问 <http://down.myir-tech.com/MYD-Y6U LX-V3/>以获取该封装文件。





7.3. 底板 PCB 要求

- a) 推荐 PCB 厚度至少 1.6mm，注意覆铜的均衡，如过炉出现 PCB 变形，建议使用载具固定过炉。
- b) 为保证贴装和上锡质量，请确保 PCB 上模块与其它元器件之间的距离至少 3mm。
- c) 请按照 7.2 节设计核心板模块的封装，或者使用米尔电子提供的 PCB 封装。





8. 贴装和储存要求

8.1. 钢网设计

- a) 厚度：推荐模块焊盘部分对应的钢网厚度为 0.18 ~ 0.2mm。
- b) 开孔：如按推荐焊盘设计，钢网开孔的宽度相对于焊盘内缩 10%，长度相对焊盘延长 15%；如未按推荐焊盘设计，建议对应焊盘按 1: 1.2 的比例开孔，注意避免连锡。

注：如钢网厚度无法按推荐设计导致锡量不足，可考虑添加预成型锡膏。

8.2. 储存要求

模块以真空密封的形式出货，存储需按以下条件操作：

- a) 环境温度低于 40°C，空气湿度小于 90%的情况下，真空密封袋可存放 12 个月。
- b) 当真空密封袋打开后，在环境温度低于 30°C，空气湿度小于 10%，72 小时内可直接进行回流焊。

注：如未能达到以上条件，在贴片前应进行烘烤。

8.3. 烘烤方式

由于模块包装材料无法承受高温，如有需要，请按以下方式进行烘烤，避免影响模块焊接质量。

- a) 原包装烘烤：烘烤温度为 40 ~ 60°C，时间为 5 ~ 7 天。
- b) 转移至耐高温料盘烘烤：烘烤温度为 100 ~ 120，烘烤时间为 48 小时以上。

8.4. 焊接工艺

- a) 为避免模块反复受热，建议在完成第一面的焊接后再贴装模块。
- b) 建议预热区域（160 ~ 200°C）的时间设置为 60 ~ 120 秒。
- c) 推荐回流焊的温度在 235 ~ 245°C，最高不可超过 250°C，回流时间建议控制在 40 ~ 60 秒。
- d) 推荐温度上升速度为 1 ~ 3°C/s，温度下降速度为 2 ~ 4°C/s。





附录一 联系我们

深圳总部

负责区域：广东 / 四川 / 重庆 / 湖南 / 广西 / 云南 / 贵州 / 海南 / 香港 / 澳门

电话：0755-25622735

传真：0755-25532724

邮编：518020

地址：深圳市龙岗区坂田街道发达路云里智能园 2 栋 6 楼 04 室

上海办事处

地址：上海市浦东新区金吉路 778 号浦发江程广场 1 号楼 805 室

负责区域：上海 / 湖北 / 江苏 / 浙江 / 安徽 / 福建 / 江西

传真：021-62087085 电话：021-62087019

北京办事处

地址：北京市大兴区荣华中路 8 号院力宝广场 10 号楼 901 室

负责区域：北京 / 天津 / 陕西 / 辽宁 / 山东 / 河南 / 河北 / 黑龙江 / 吉林
/ 山西 / 甘肃 / 内蒙古 / 宁夏

传真：010-64125474 电话：010-84675491 13269791724

武汉研发中心 & 技术支持联系方式

电话：027-59621648

邮箱：support.cn@myirtech.com

地址：湖北省武汉市东湖高新区关南园一路当代梦工厂 4 栋 1601

销售联系方式

网址：www.myir-tech.com

邮箱：sales.cn@myirtech.com

在您通过邮件获取帮助时，请使用以下格式书写邮件标题，以便于相应开发组快速跟进并处理您的问题：

[公司名称/个人—开发板型号] 问题概述





附录二 售后服务与技术支持

凡是通过米尔科技直接购买或经米尔科技授权的正规代理商处购买的米尔科技全系列产品，均可享受以下权益：

- 1、6个月免费保修服务周期
- 2、终身免费技术支持服务
- 3、终身维修服务
- 4、免费享有所购买产品配套的软件升级服务
- 5、免费享有所购买产品配套的软件源代码，以及米尔科技开发的部分软件源代码
- 6、可直接从米尔科技购买主要芯片样品，简单、方便、快速；免去从代理商处购买时，漫长的等待周期
- 7、自购买之日起，即成为米尔科技永久客户，享有再次购买米尔科技任何一款软硬件产品的优惠政策
- 8、OEM/ODM 服务

如有以下情况之一，则不享有免费保修服务：

- 1、超过免费保修服务周期
- 2、无产品序列号或无产品有效购买单据
- 3、进液、受潮、发霉或腐蚀
- 4、受撞击、挤压、摔落、刮伤等非产品本身质量问题引起的故障和损坏
- 5、擅自改造硬件、错误上电、错误操作造成的故障和损坏
- 6、由不可抗拒自然因素引起的故障和损坏

产品返修

用户在使用过程中由于产品故障、损坏或其他异常现象，在寄回维修之前，请先致电米尔科技客服部，与工程师进行沟通以确认问题，避免故障判断错误造成不必要的运费损失及周期的耽误。

维修周期

收到返修产品后，我们将即日安排工程师进行检测，我们将在最短的时间内维修或更换并寄回。一般的故障维修周期为3个工作日（自我司收到物品之日起，不计运输过程时间），由于特殊故障导致无法短期内维修的产品，我们会与用户另行沟通并确认维修周期。

维修费用

在免费保修期内的产品，由于产品质量问题引起的故障，不收任何维修费用；不属于免费保修范围内的故障或损坏，在检测确认问题后，我们将与客户沟通并确认维修费用，我们仅收取元器件材料费，不收取维修服务费；超过保修期限的产品，根据实际损坏的程度来确定收取的元器件材料费和维修服务费。

运输费用

产品正常保修时，用户寄回的运费由用户承担，维修后寄回给用户的费用由我司承担。非正常保修产品来回运费均由用户承担。

