

MCC-AM335X-J

ARM 嵌入式工业控制核心板



产品数据手册

概述

MCC-AM335X-J 是深圳市米尔科技有限公司推出的一款采用美国 Ti 公司 Sitara 系列 MPU AM335x 为核心的嵌入式核心板。该系列器件基于 ARM Cortex-A8 内核，具有高性能、低功耗、多接口、低成本等特性，可满足各种应用需要，支持 LPDDR1/DDR2/DDR3 内存，PRU 子系统为器件提供附加灵活性，可选支持来满足工业设计的需要。

同时深圳市米尔科技有限公司提供各种成熟的硬件解决方案而且提供嵌入式 Linux 等操作系统的丰富软件资源，完整的软硬件架构使您只需专注于编写产品的应用程序。

产品特性

- ARM Cortex-A8 内核，最高支持 1G 主频
- 256/512MB DDR3，256MB/512MB NAND Flash
- 两个 10M/100M/1000M Gigabit Ethernet，带有一个 PHY
- 支持 CAN、USB HOST、USB OTG、Ethernet、UART、SPI 等标准通信接口
- LCD 控制器，最大支持 1080p
- PCB 工艺：8 层板、沉金、无铅、独立完整地平面
- 外形尺寸：67.6mm x 45 mm
- 外形封装：200-Pin SO-DIMM
- 支持 Linux

应用领域

- 游戏外设、高级玩具
- 家庭和工业自动化
- 消费类医疗器械
- 打印机
- 智能收费系统、智能售货机
- 称重系统、教育终端

项目定制

- 根据客户需求选配不同大小内存芯片
- 根据客户需求进行系统的裁剪
- 根据客户需求辅助开发相关驱动
- 根据客户的具体需求，进行底板的定制开发

版本记录

版本号	说明	时间
V1.0	初始版本	2014.08.21
V1.1	产品定版	2014.10.23
V1.2	更新管脚功能描述表	2015.06.10
V1.3	更新管脚功能描述表, 更好区分信号在核心板上是否有使用	2015.10.27

目 录

第 1 章 概述.....	1
第 2 章 硬件参数.....	3
2.1 CPU 特性	3
2.2 板载硬件资源	4
2.3 扩展接口	5
第 3 章 引脚定义.....	7
3.1 管脚位置图	7
3.2 管脚功能描述表	7
第 4 章 硬件设计 核心板电路	13
4.1 DDR3 SDRAM	13
4.2 Flash 存储	13
4.3 EEPROM	14
4.4 电源管理方案	14
4.4.1 上电时序	15
4.4.2 信号	16
4.4.3 电压源	17
4.5 以太网	17
4.6 看门狗	18
4.7 核心板供电	18
4.8 引导模式	19
第 5 章 机械参数.....	20
第 6 章 配套开发板简介	21
附录一 联系方式	22
附录二 售后服务与技术支持	23

第 1 章 概述

MCC-AM335X-J 是深圳市米尔科技有限公司推出的一款采用美国 Ti 公司 Sitara 系列 MPU AM335x 为核心的嵌入式核心板。该系列器件基于 ARM Cortex-A8 内核, 具有高性能、低功耗、多接口、低成本等特性, 同时提供 3D 图形加速和关键外设的集成, 可满足各种应用需要, 支持 LPDDR1/DDR2/DDR3 内存, PRU 子系统为器件提供附加灵活性, 可选支持来满足工业设计的需要。

MCC-AM335X-J 是一个 67.6 mm x 45 mm 的核心板, 产品外观如图 1-1 所示:

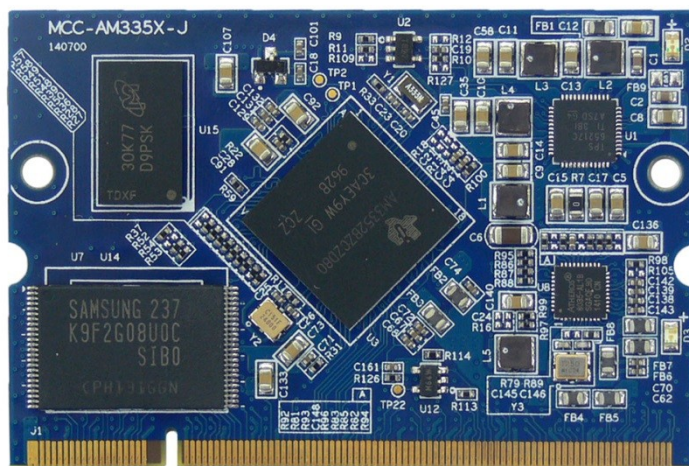


图 1-1 产品正面图

核心板上处理器的封装为 NFBGA (324), 15.0 mm x 15.0 mm, 所以可以与 AM335x 系列其他型号芯片 PIN to PIN 兼容, 下面列出系列中, 芯片之间的主要区别。

处理器	AM3352	AM3354	AM3356	AM3357	AM3358	AM3359
主频	300 MHz	600 MHz	300 MHz	300 MHz	600 MHz	600 MHz
	600 MHz	800 MHz	600 MHz	600 MHz	800 MHz	800 MHz
	800 MHz	1000 MHz	800 MHz	800 MHz	1000 MHz	
	1000 MHz					
MIPS	600	1200	600	600	1200	1200
	1200	1600	1200	1200	1600	1600
	1600	2000	1600	1600	2000	
	2000		-	-		
3D	-	yes	-	-	yes	yes
RPU	-	-	PRU -	PRU EtherCAT	PRU -	PRU EtherCAT

表 1

第 2 章 硬件参数

2.1 CPU 特性

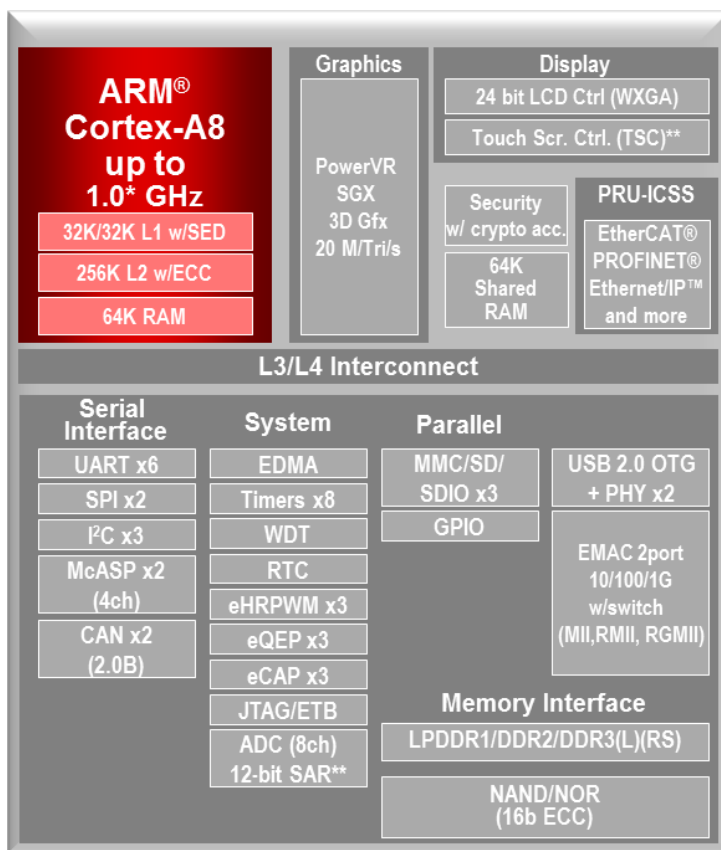


图 2-1 AM335x 架构

- ◆ 基于 ARM Cortex-A8 微处理器的微处理器单元 (MPU)
- ◆ 275-MHz, 500-MHz, 600-MHz, 720-MHz, 800-MHz or 1000-MHz ARM Cortex-A8 32-位 RISC 微控制器 NEON SIMD 协处理器具有单错检测 (奇偶校验) 的 32KB/32KB L1 指令/数据高速缓存具有错误纠正码 (ECC) 的 256KB L2 高速缓存
- ◆ 支持移动双倍速率同步动态随机存储器 (mDDR) (低功耗 DDR (LPDDR) /DDR2/DDR3)
- ◆ 支持通用存储器 (NAND, NOR, SRAM, 等)支持高达 16 位 ECC
- ◆ SGX530 3D 图形引擎
- ◆ LCD 控制器
- ◆ 可编程实时单元和工业用通信子系统 (PRU-ICSS)

- ◆ 实时时钟 (RTC)
- ◆ 最多 2 个具有集成物理层的 USB 2.0 高速 OTG 端口
- ◆ 支持 2 个端口的 10/100/1000 以太网交换机
- ◆ 2 个控制器局域网端口 (CAN), 6 个 UART, 2 个 McASP, 2 个 McSPI, 和 3 个 I2C 端口
- ◆ 12 位逐次逼近寄存器 (SAR) ADC
- ◆ 3 个 32 位增强型捕捉模块 (eCAP)
- ◆ 3 个增强型高分辨率 PWM 模块 (eHRPWM)
- ◆ 加密硬件加速器 (AES, SHA, PKA, RNG)

2.2 板载硬件资源

MCC-AM335X-J 核心板搭载了 256/512MByte 的 DDR3L 内存， 2GB eMMC 或者 256MB（兼容 512MB）的 NAND Flash 存储空间， 32Kb EEPROM。此外集成了一路网络 PHY 芯片，简化了用户外围网应用的管脚数。同时考虑到方案的稳定性和软件需求，核心板上还设计了 TI 电源管理芯片和看门狗电路。MCC-AM335X-J 核心板板载资源如图 2-2 所示：

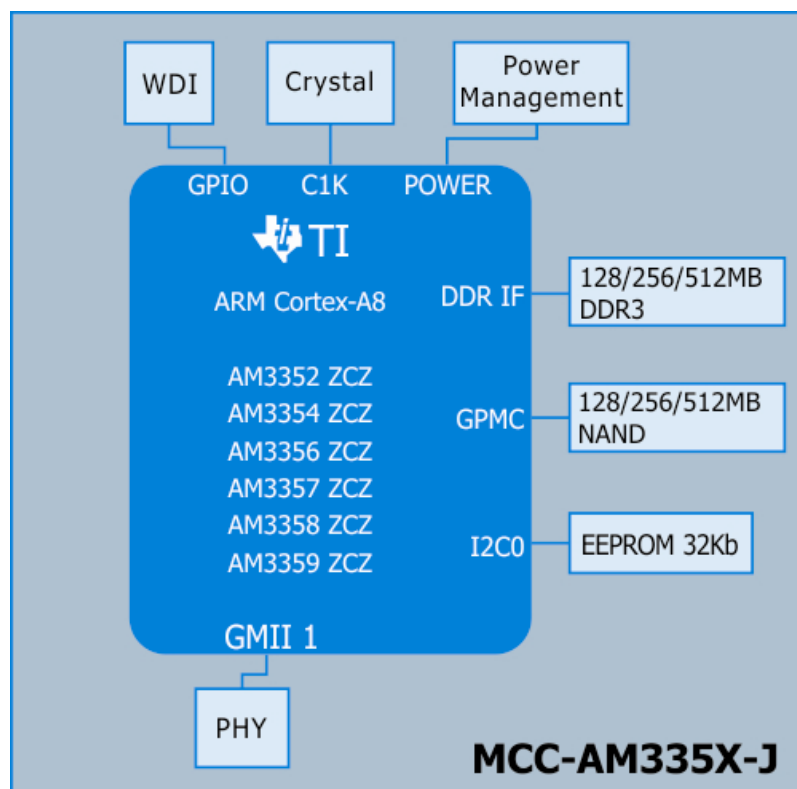


图 2-2 核心板板载资源配置

- ◆ 256/512MB DDR3 SDRAM
- ◆ 2G eMMC 或 256M/512M NAND Flash
- ◆ 32Kb EEPROM
- ◆ 10/100/1000M 千兆以太网接口
- ◆ 外置看门狗电路
- ◆ 一个电源指示灯（红色）和一个用户指示灯（绿色）

2.3 扩展接口

AM335x 包含有丰富的外围接口，MCC-AM335X-J 根据应用需求，对将 AM335x 进行了封装，大部分的外设管脚引出到核心板对外接口上，尽可能多的实现 AM335x 支持的所有拓展应用，AM335x 的管脚复用功能将更多的接口数量集成到有限的引脚数上，详细的管脚功能请参考 [3.2 管脚描述](#)。

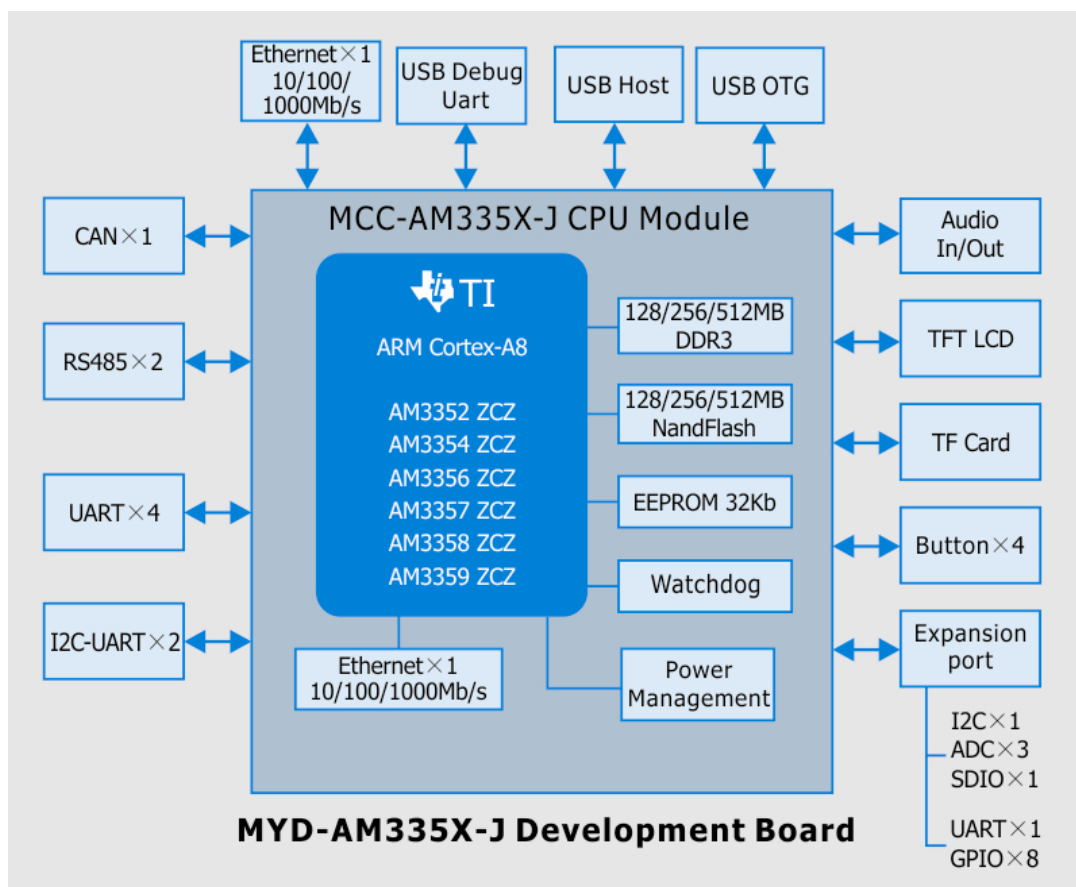


图 2-3 核心板功能结构图

- ◆ 网口：2 路千兆以太网 MAC 控制器，内部交换功能，支持 MII、RMII、RGMII 以及 MDIO

接口

- ◆ USB: 2 路 USB2.0, 支持高速 480M/s, 其中 1 路 OTG, 1 路 HOST
- ◆ UART: 6 路, 其中 1 路 DEBUG UART, 5 路应用 UART, 可作为 RS232 或 RS485
- ◆ CAN: 2 路 DCAN 总线
- ◆ I2C: 3 路 I2C 总线
- ◆ SPI: 2 路 McSPI 总线
- ◆ I2S: 2 路 McASP 总线
- ◆ ADC: 8 路 12 位 ADC
- ◆ PWM: 3 路 eCAP 和 3 路 eHRPWM
- ◆ SDIO: 3 路 MMC/SD/SDIO 端口 1-位, 4-位和 8-位
- ◆ GPIO: 若干路

第 3 章 引脚定义

3.1 管脚位置图

MCC-AM335X-J 核心板 SO-DIMM 封装的管脚标号的位置如图 3-1 所示:

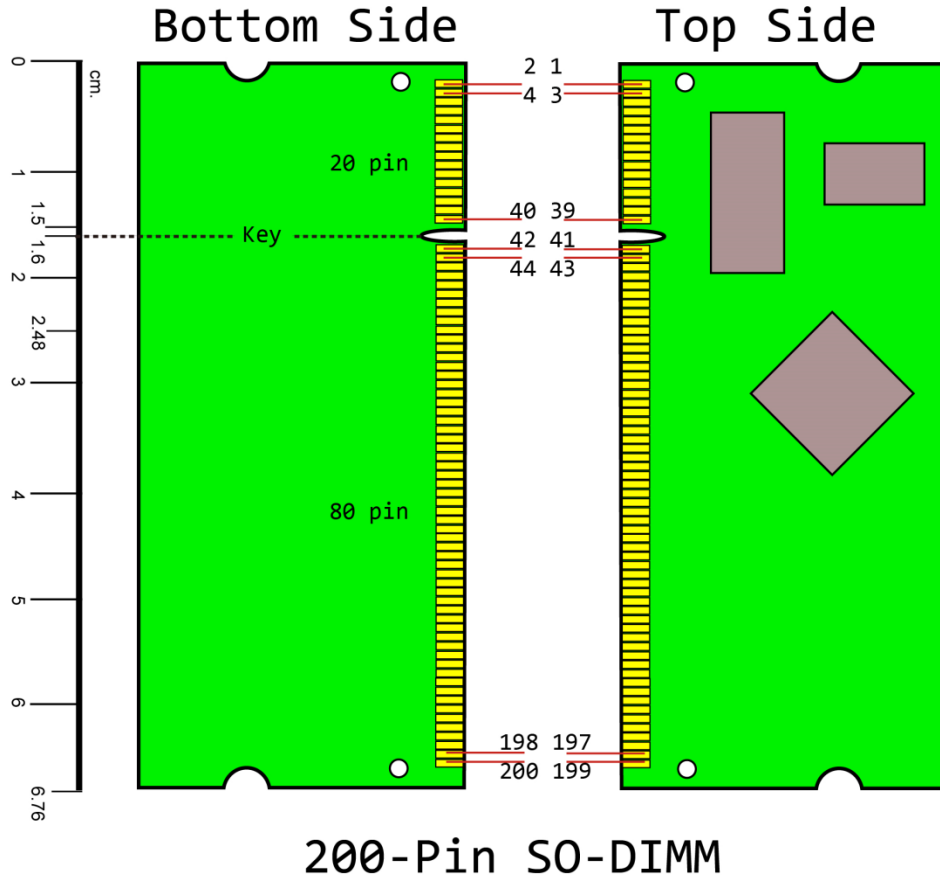


图 3-1 核心板引脚图

3.2 管脚功能描述表

Num	Name	BGA	Type	描述
1	+5V		PWR	5V 电源输入
2	+5V		PWR	5V 电源输入
3	+5V		PWR	5V 电源输入
4	+5V		PWR	5V 电源输入
5	GND		GND	电源地
6	GND		GND	电源地
7	GND		GND	电源地
8	GND		GND	电源地

Num	Name	BGA	Type	描述
9	NC			
10	VRTC		PWR	RTC 电池, 1.8V
11	NC			
12	VDD_3V3B		PWR	3.3V 电源输出, 提供给底板 3.3V IO
13	NC			
14	NC			
15	LCD_DATA0	R1	I/O	LCD 接口数据 0 ^[1]
16	LCD_DATA1	R2	I/O	LCD 接口数据 1 ^[1]
17	LCD_DATA2	R3	I/O	LCD 接口数据 2 ^[1]
18	LCD_DATA3	R4	I/O	LCD 接口数据 3 / 引导模式配置管脚 ^[1]
19	LCD_DATA4	T1	I/O	LCD 接口数据 4 ^[1]
20	LCD_DATA5	T2	I/O	LCD 接口数据 5 ^[1]
21	LCD_DATA6	T3	I/O	LCD 接口数据 6 ^[1]
22	LCD_DATA7	T4	I/O	LCD 接口数据 7 ^[1]
23	NC			
24	NC			
25	LCD_DATA8	U1	I/O	LCD 接口数据 8 ^[1]
26	LCD_DATA9	U2	I/O	LCD 接口数据 9 ^[1]
27	LCD_DATA10	U3	I/O	LCD 接口数据 10 ^[1]
28	LCD_DATA11	U4	I/O	LCD 接口数据 11 ^[1]
29	LCD_DATA12	V2	I/O	LCD 接口数据 12 ^[1]
30	LCD_DATA13	V3	I/O	LCD 接口数据 13
31	LCD_DATA14	V4	I/O	LCD 接口数据 14 ^[1]
32	LCD_DATA15	T5	I/O	LCD 接口数据 15 ^[1]
33	NC			
34	NC			
35	LCDPCLK	V5	O	LCD 控制器像素时钟
36	LCDVSYNC	U5	O	LCD 场同步信号
37	LCDDE	R6	O	LCD 数据使能
38	LCDVHYNC	R5	O	LCD 行同步
39	NC			
40	NC			
41	NC			
42	NC			
43	MMC2_CLK	V12	O	MMC2 时钟
44	MMC2_CMD	T13	O	MMC2 命令线
45	MMC2_DAT0	T12	I/O	MMC2 数据线 0
46	MMC2_DAT1	R12	I/O	MMC2 数据线 1
47	MMC2_DAT2	V13	I/O	MMC2 数据线 2
48	MMC2_DAT3	U13	I/O	MMC2 数据线 3
49	USER_BUTTON1	U10	O	用户按钮 1
50	USER_BUTTON2	T10	O	用户按钮 2

Num	Name	BGA	Type	描述
51	GPIO0_26	T11	O	GPIO0_26, 用于 SPI 转 IO 复位
52	GPIO0_27	U12	O	GPIO0_27, 用于 SPI 转 IO 中断请求
53	NC			
54	NC			
55	MMC1_DAT0	U7	I/O	EMMC/NAND 数据 0(核心板 nand 使用)
56	MMC1_DAT1	V7	I/O	EMMC/NAND 数据 1(核心板 nand 使用)
57	MMC1_DAT2	R8	I/O	EMMC/NAND 数据 2(核心板 nand 使用)
58	MMC1_DAT3	T8	I/O	EMMC/NAND 数据 3(核心板 nand 使用)
59	MMC1_DAT4	U8	I/O	EMMC/NAND 数据 4(核心板 nand 使用)
60	MMC1_DAT5	V8	I/O	EMMC/NAND 数据 5(核心板 nand 使用)
61	MMC1_DAT6	R9	I/O	EMMC/NAND 数据 6(核心板 nand 使用)
62	MMC1_DAT7	T9	I/O	EMMC/NAND 数据 7(核心板 nand 使用)
63	NC			
64	NC			
65	GMII2_TXEN	R13	O	GMII2 发送使能, gpio1_16
66	GMII2_RXDV	V14	O	GMII2 接受数据有效, gpio1_17
67	GMII2_TXD3	U14	O	GMII2 传输数据位 3
68	GMII2_TXD2	T14	O	GMII2 传输数据位 2
69	GMII2_TXD1	R14	O	GMII2 传输数据位 1
70	GMII2_TXD0	V15	O	GMII2 传输数据位 0
71	NC			
72	NC			
73	GMII2_TXCLK	U15	I	GMII2 传输时钟
74	GMII2_RXCLK	T15	I	GMII2 接收时钟
75	GMII2_RXD3	V16	I	GMII2 接收数据位 3
76	GMII2_RXD2	U16	I	GMII2 接收数据位 2
77	GMII2_RXD1	T16	I	GMII2 接收数据位 1
78	GMII2_RXD0	V17	I	GMII2 接收数据位 0
79	MDIO_CLK	M18	O	MDIO 时钟
80	MDIO_DATA	M17	I/O	MDIO 数据
81	NC			
82	NC			
83	USB1_DP	R17	DIFF	USB1 差分正
84	USB0_DRVVBUS	F16	O	USB0 VBUS 输出控制, 高有效
85	USB1_DM	R18	DIFF	USB1 差分负
86	USB0_VBUS	P15	A	USB0 VBUS 发觉输入
87	NC			
88	USB0_ID	P16	A	USB0 OTG ID
89	USB0_DP	N17	DIFF	USB0 差分正
90	USB0_CE	M15	A	不需要连接
91	USB0_DM	N18	DIFF	USB0 差分负
92	USB1_DRV	F15	O	USB1 VBUS 输出控制, 高有效

Num	Name	BGA	Type	描述
93	NC			
94	USB1_VBUS	T18	A	USB1 VBUS 发觉输入
95				
96	USB1_ID	P17	A	USB1 ID
97	GPMC_OEn_REn	T7	O	NAND Flash 输出/读取使能, 低有效 ^[2]
98	GPMC_BE0n_CLE	T6	O	NAND Flash 字节使能, 低有效 ^[2]
99	GPMC_ADVn_ALE	R7	O	NAND Flash 地址锁存 ^[2]
100	GPMC_WEn	U6	O	NAND Flash 写使能, 低有效 ^[2]
101	NC			
102	NC			
103	MMC0_CLK	G17	O	MMC0 时钟
104	MMC0_DAT0	G16	I/O	MMC0 数据 0
105	MMC0_CMD	G18	O	MMC0 命令
106	MMC0_DAT1	G15	I/O	MMC0 数据 1
107	MCASP0_AHCLKX	A14	O	McASP/I2S 主时钟
108	MMC0_DAT2	F18	I/O	MMC0 数据 2
109	NC			
110	MMC0_DAT3	F17	I/O	MMC0 数据 3
111	NC			
112	NC			
113	NC			
114	UART1_CTS	D18	O	UART5 发送清除
115	NC			
116	UART1_RTS	D17	O	UART5 发送请求
117	UART0_TX	E16	O	调试串口发送
118	UART1_TX	D15	O	UART 1 发送
119	UART0_RX	E15	I	调试串口接收
120	UART1_RX	D16	I	UART 1 接收
121	NC			
122	NC			
123	UART2_TX / UART5_RTS	J15	O	UART2 发送, 用于 RS485/ UART5 发送请求
124	UART3_TX	C18	O	UART3 发送
125	UART2_RX / UART5_CTS	H17	I	UART2 接收, 用于 RS485/ UART5 发送清除
126	UART3_RX	C15	I	UART3 接收
127	NC			
128	NC			
129	UART4_TX	E17	O	UART4 发送/ DCAN1 接收
130	UART5_TX	H18	I	UART5 发送
131	UART4_RX	E18	I	UART4 接收/ DCAN1 发送
132	UART5_RX	H16	I	UART5 接收

Num	Name	BGA	Type	描述
133	NC			
134	NC			
135	I2C0_SCL	C16	O	I2C0 时钟 (在核心板上上拉 10K 接到 eeprom)
136	NC			
137	I2C0_SDA	C17	I/O	I2C0 数据 (在核心板上上拉 10K 接到 eeprom)
138	LEDA		I	WLED 驱动器管脚, 如不使用, 请保持不连接
139	SPI0_CS0	A16	O	SPI0 片选 0
140	SPI0_SCLK	A17	O	SPI0 时钟
141	SPI0_D1	B16	I/O	SPI0 数据 1
142	SPI0_D0	B17	O	SPI0 数据 0
143	NC			
144	NC			
145	MCASP0_ACLKX	A13	O	McASP0 / I2S 传输位时钟
146	MCASP0_AHCLKR	C12	I/O	McASP0 接收主时钟 / I2S 数据接收
147	MCASP0_FSX	B13	O	McASP0 / I2S 帧时钟
148	GPIO3_16	D12	O	gpio3_16 用于触摸屏复位
149	NC			
150	NC			
151	NC			
152	USER_LED1	B12	O	核心板 LED, gpio3_18
153	NC			
154	MMC0_CD	C13	I	gpio3_19, 用于 TF 卡插入检测, gpio3_19
155	PWR_BUT		I	电源管理按键输入
156	MCASP0_AXR1	D13	I/O	McASP0 串行数据先 / I2S 数据发送
157	SYS_RESETN			系统复位, 低有效
158	EVENT_INTR0	A15	O	LCD 显示使能
159	EXTINTn	B18	I	A8 核心外部中断
160	EVENT_INTR1	D14	I	网络中断
161	NC			
162	NC			
163	VDD_ADC		PWR	ADC 参考电压 (在核心板上已连接到 1.8V)
164	GND_ADC		GND	模拟地 ^[3]
165	AIN0	B6	A	模拟输入输出 0, 用于触摸屏
166	AIN1	C7	A	模拟输入输出 1, 用于触摸屏
167	AIN2	B7	A	模拟输入输出 2, 用于触摸屏
168	AIN3	A7	A	模拟输入输出 3, 用于触摸屏
169	AIN4	C8	A	模拟输入输出 4, 用于触摸屏
170	AIN5	B8	A	模拟输入输出 5
171	AIN6	A8	A	模拟输入输出 6
172	AIN7	C9	A	模拟输入输出 7
173	GND_ADC		GND	模拟地 ^[3]
174	GND_ADC		GND	模拟地 ^[3]

Num	Name	BGA	Type	描述
175	NC			
176	NC			
177	RGMI1_TRP0		DIFF	以太网数据 0 差分正
178	JTAG_TRSTn	B10	O	JTAG 复位
179	RGMI1_TRN0		DIFF	以太网数据 0 差分负
180	JTAG_TDI	B11	I	JTAG 输入
181	RGMI1_TRP1		DIFF	以太网数据 1 差分正
182	JTAG_TCK	A12	I	JTAG 时钟
183	RGMI1_TRN1		DIFF	以太网数据 1 差分负
184	JTAG_TMS	C11	O	JTAG 模式选择
185	NC			
186	JTAG_TDO	A11	O	JTAG 输出
187	RGMI1_TRP2		DIFF	以太网数据 2 差分正
188	JTAG_EMU0	C14	I/O	TI JTAG EMU0 管脚(核心板上用做 eeprom 的 WP 信号)
189	RGMI1_TRN2		DIFF	以太网数据 2 差分负
190	JTAG_EMU1	B14	I/O	TI JTAG EMU1 管脚(核心板上用做 WDT 信号使用)
191	RGMI1_TRP3		DIFF	以太网数据 3 差分正
192	LEDK1		I	WLED 驱动器管脚, 如不使用, 请保持不连接
193	RGMI1_TRN3		DIFF	以太网数据 3 差分负
194	LEDK2		I	WLED 驱动器管脚, 如不使用, 请保持不连接
195	NC			
196	NC			
197	RGMI1_ACT		O	以太网状态运行指示灯
198	RGMI1_LINK		O	千兆以太网连接指示灯
199	RGMI1_OPT		O	百兆以太网状态状态指示灯
200	NC			

[1] LCD_DATA0~LCD_DATA15 上电时作为启动项选择, 在 Linux 内核中配置为 LCD 数据信号。在核心板上, LCD_DATA0, LCD_DATA1, LCD_DATA3, LCD_DATA5, LCD_DATA8, LCD_DATA10, LCD_DATA11, LCD_DATA12, LCD_DATA13, LCD_DATA15 分别接一个下拉 10K 电阻; LCD_DATA2, LCD_DATA4, LCD_DATA6, LCD_DATA7, LCD_DATA9, LCD_DATA14 分别接一个上拉 10K 电阻, 具体可参考图 [4-7 SYS_BOOT 管脚配置原理图](#)。设计底板时需要注意 LCD_DATA0~LCD_DATA15 上电时的电平状态, CPU 会根据该组引脚的电平选择启动介质。具体可参考光盘中 335X_Complete.pdf 文件的 26.1.5 Booting 小节。

[2] 核心板 nand 控制信号使用

[3] 核心板已通过磁珠连接信号地

第 4 章 硬件设计 核心板电路

4.1 DDR3 SDRAM

系统采用一片 16 /32Meg x 16 x 8 banks 即 256/512MB 的 DDR3 SDRAM，DDR3 连接到 AM335x 的 EMIF 接口，同时还可以兼容 256/512MB 的 DDR3。能够工作在 400MHz 的时钟，形成 800MHz 数据频率，从而得到 1.6GB/s 的 DDR3 总线带宽。结构如图 4-1 所示：

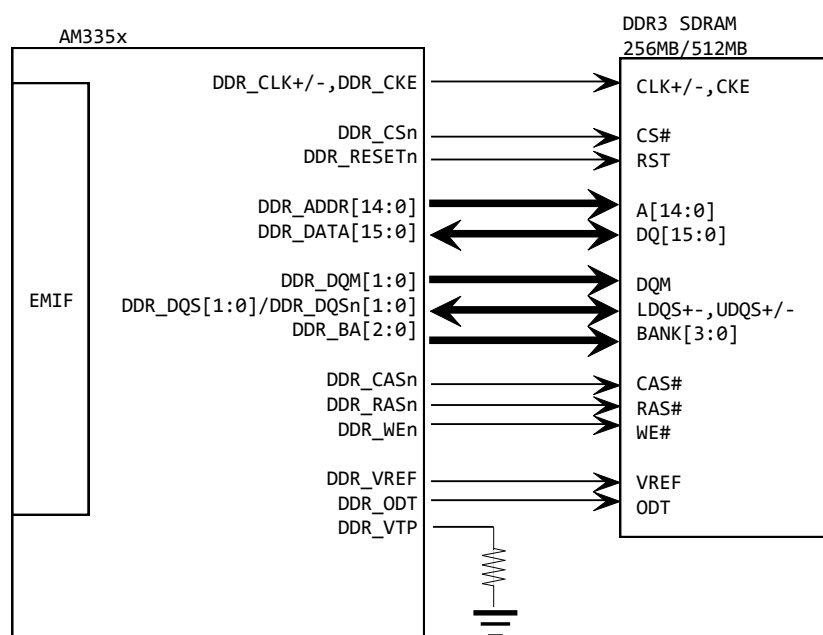


图 4-1 DDR3 SDRAM

4.2 Flash 存储

MCC-AM335X-J 的存储方案有 eMMC 和 NAND Flash 两种，封装兼容，默认焊接 NAND Flash。

当使用 NAND Flash 时，使用的是一颗现代的 MLC Flash，容量为 256/512MB，连接的是 AM335x 的 GPMC 口，8 位 IO，以及其他控制信号。

eMMC 是一种标准化接口的嵌入式 Flash 芯片方案，他简化了接口设计，并解决了因 Flash 厂家间标准不同而产生的驱动兼容性问题。当使用的是 eMMC 时，连接的是 AM335x 的 MMC1 口，8 位 MMC 数据线宽度，容量为 2GB。

MMC1_DAT0[7:0]与 GPMC_AD[7:0]管脚服用，引导或者驱动的时候需要设置为不同的模式。

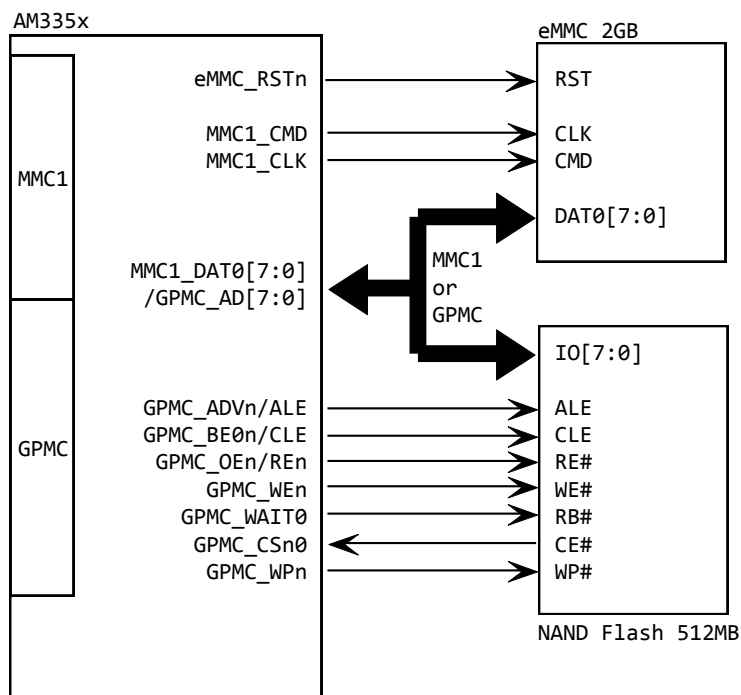


图 4-2 Flash 存储

4.3 EEPROM

除 NAND Flash 外，核心板上还集成了一片 32Kb 的 EEPROM，连接到 AM335x 的 I2C0 口。可用作存放引导程序、OPT 模式、显示开机画面、保存配置信息等功能，连接框图如图 4-3 所示：

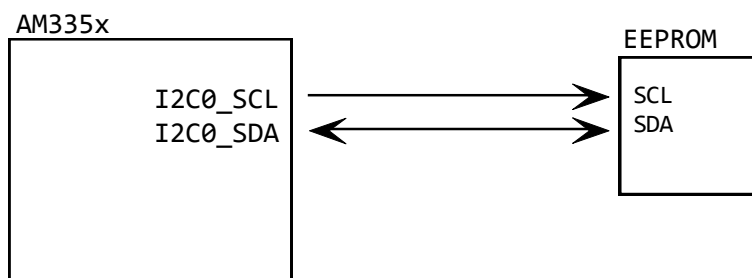


图 4-3 I2C EEPROM

4.4 电源管理方案

为了产品更好的稳定性和兼容性，MCC-AM335X-J 的电源方案采用的是 TI 公司自家的

TPS65217C。该方案是一个单芯片电源管理芯片组成的双输入线性电源，包含 3 个三个高效降压转换器和四个 LDO。双输入指可以输入 5V 直流输入和 USB 口电源输入，3 个降压转换器用于供给处理器核电压、MPU 以及内存的电压。MCC-AM335X-J 为同一外部供电端口，只使用了一个。可以很方便的实现待机唤醒、上电顺序控制以及 DVFS 等功能，控制 OPP 进行动态电压频率调整，从而实现优化性能与功耗的目的。结构原理图如图 4.4 所示。

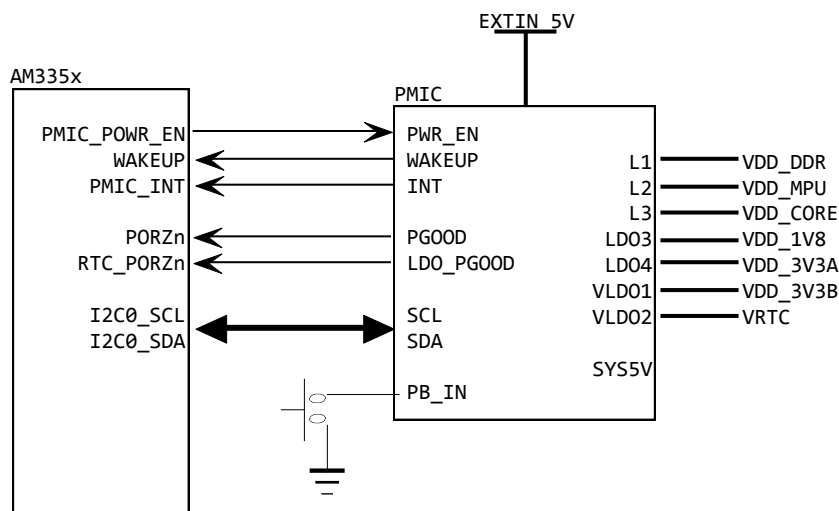


图 4-4

4.4.1 上电时序

处理器需要按照图 4.5 的时序要求依次上电，首先是 VDD_RTC，之后收到 PMIC_POWER_EN 信号，陆续升高 VDD_1V8、核心电压、MPU 电压、外设等部分的电压。

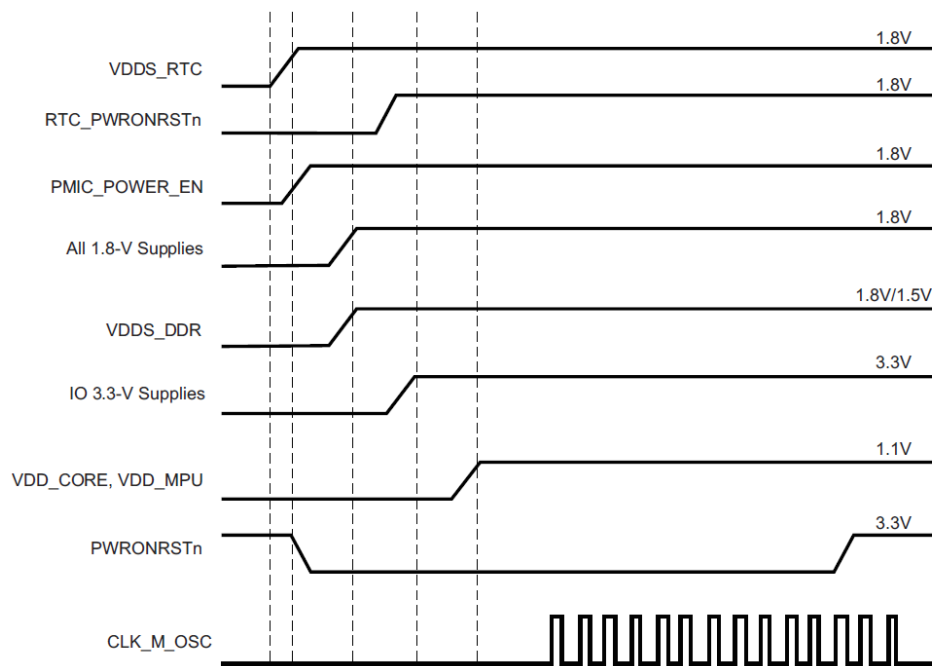


图 4-5

4.4.2 信号

(1) **PMIC_POWER_EN**: 这是一个处理器给出来的通知外部电路开始上电时序的信号，当该引脚为低电平时，TPS65217C 将以除了 VDD_RTC 之外，其他电压源都将按照需要的陆续启动。断电时，处理器也可以利用此信号来启动掉电过程。

(2) **WAKUP**: 连接到 AM335x 的 EXT_WAKEUP，用来唤醒处理器，当一个事件发生，例如按下电源按钮，就会产生这个信号。

(3) **PMIC_INT**: 是一个到处理器的中断信号。按下电源按钮将发送一个中断到处理器，使处理器执行程序进入省电模式、休眠模式，或从睡眠模式中唤醒。

(4) **PMIC_PGOOD**: 与 AM335x 的 PORZn 信号连接，当所有的电压按顺序上电完成，电源管理芯片将 PMIC_PGOOD 变为高电平，使出在复位状态的处理器获得释放。

(5) **LDO_GOOD**: 该信号连接到 RTC_PORZn，VRTC 电源第一个启动后，该信号发出表示 1.8V 的 VRTC 就绪，开始之后的上电时序。

(6) **I2C**: 连接到 AM335x 的 I2C0 口，可以访问 PMIC 内部的寄存器，调整参数，起控制作用。

(7) **PB_IN**: 需要连接按键, 会发生一个事件给处理器, 以便处理器执行关机程序, 然后在正确的时间关闭电源, 在此期间, **PMIC** 仍然正常工作。关闭电源之后, 再次按下电源键会使断电的系统再次启动。如果按主按键保持 8 秒以上, **PMIC** 会立即断电。但是必须松开, 否则一段时间之后系统会再次上电。

4.4.3 电压源

(1) **VDDS_DDR**: 用于 DDR 的电压需求, 一般为 1.5V, 调节电压可以降低功耗。

(2) **VDD_MPU**: 提供给 MPU 的电压, 最高可达到 1.2A, 可以通过 I2C 改变此路电压, 从而改变 MPU 主频。

OPP	电压	主频
OPP50	0.95V	300MHz
OPP100	1.1V	600MHz
OPP120	1.2V	720MHz
Turbo	1.26V	800MHz
Nitro	1.325V	1GHz

表 4-1

(3) **VDD_CORE**: 用于处理器核心部分的电压, 由于 MCC-AM335X-J 使用的是 DDR3, 所以这里只能是 1.1V。

(4) **VDD_3V3A**: 用于核心板上 3.3V 的 IO 电平支持。

(5) **VDD_3V3B**: 另外一个 3.3V 电压, 输出到核心板外, 提供给底板上的 3.3V IO 支持。

(6) **VDD_1V8**: 用于满足 AM335x 处理器 1.8V 外设电压需求。

4.5 以太网

MCC-AM335X-J 支持两个千兆网口, 并且带有内部交换功能, AM335x 的以太网控制器 EMAC 兼容 MII、RMII、RGMII, 千兆以太网需要配置成 GMII 模式, 并且在核心板上集成一颗 PHY 芯片, 直接输出 8 线介质的千兆信号, 同时也简化了用户外部电路设计。另一网口则以 RGMII 形式对外提供, 连接到核心板对外接口上。

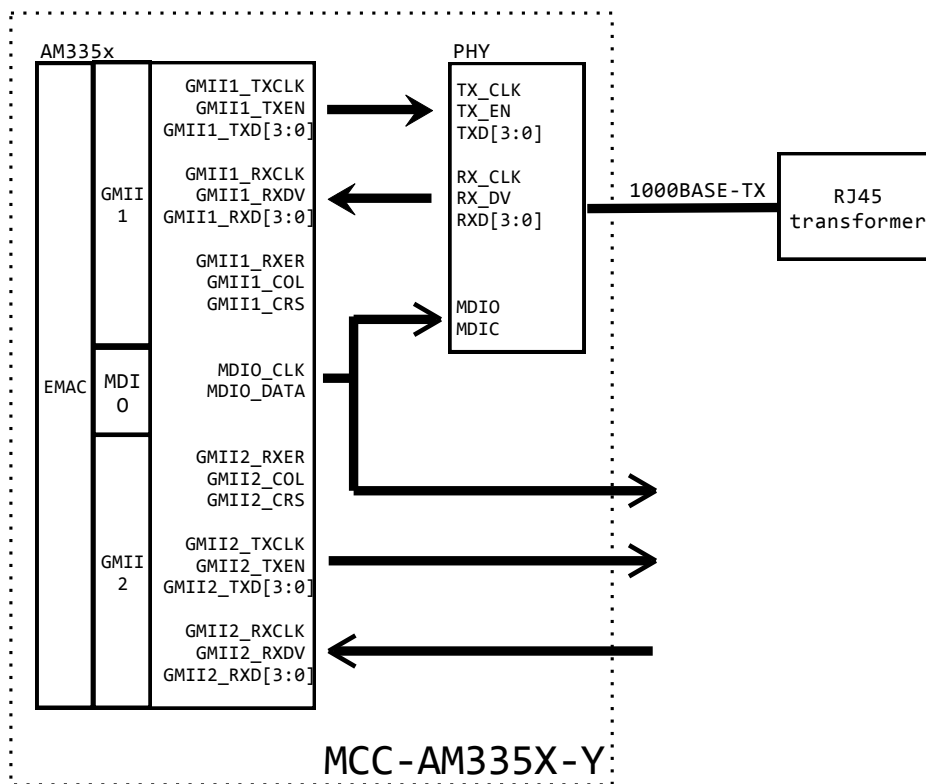


图 4-6

4.6 看门狗

CPU 低电平复位信号至少需要 100ms，考虑到工业环境可靠性的要求，为使 CPU 正常复位，核心板上集成了一颗外置看门狗芯片 CAT823，喂狗信号为 GPIO3_8，当 WDI 喂狗信号为高阻时，看门狗功能被禁用，当 WDI 信号为高低电平时，看门狗芯片进入工作状态，如果 1.12 秒内 WDI 电平没有发生跳变，看门狗芯片将产生一个复位信号来复位 MCC-AM335X-J。

4.7 核心板供电

核心板的供电只需要提供一个 5V 输入到 VDD_5V，即 SO-DIMM 的第 1 至第 4 脚。同时核心板还提供了一个 3.3V 电压输出，即 VDD_3.3VB_OUT，用于和处理器直接连接的 IO 电压。

输入的电源电压需要注意电源完整性，可参考配套的 MYD-AM335X-J 进行设计。

4.8 引导模式

处理器上电复位后，AM335x 内部硬件复位逻辑会引导 ARM 内核执行片内 ROM 上的启动代码。之后内部 ROM 的启动代码会读取 SYS_BOOT 配置引脚的电平状态，从而确定以何种方式进行引导。其中 SYS_BOOT[15:0]与 LCD_DATA[15:0]管脚复用。

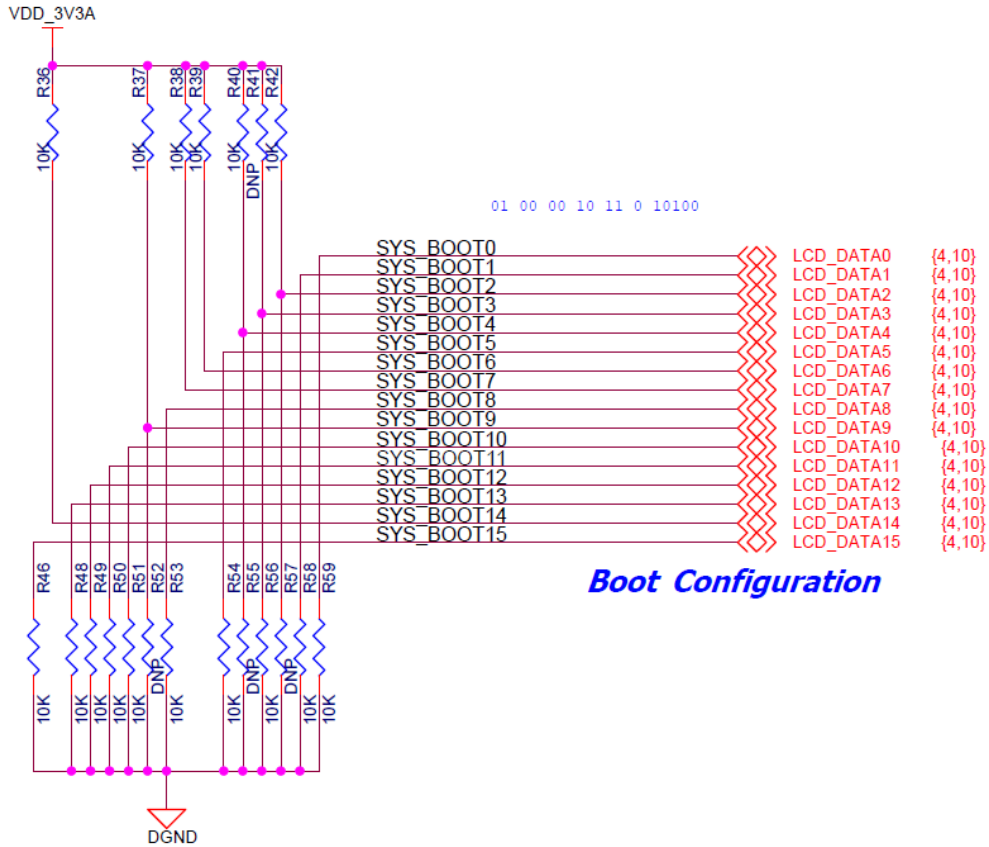


图 4-7 SYS_BOOT 管脚配置原理图

MCC-AM335X-J 默认提供两种启动方式，如果不对核心板进行配置，核心板将首先以 NAND 方式进行引导，没有相应还会依次尝试 I2C、SPI0、EMAC1 进行启动。如果将 SYS_BOOT3 上拉，则核心板会以 MMC1->MMC0->UART0->USB0 的顺序进行引导尝试。下表为引导模式与 SYS_BOOT 采样电平值的关系。

BOOT MODE	SYS_BOOT[4:0]				
NAND->I2C->SPI0->EMAC1	1	0	1	0	0
MMC1->MMC0->UART0->USB0	1	1	1	0	0

表 4-2 默认的两两种引导模式

完整的启动模式请参阅芯片的技术手册，如果需要其他方式的引导方式，可以修改图 4-7 中的电阻进行选择。

第 5 章 机械参数

- ◆ 工作温度：工业级：-40~+85°C
商业级：-20~+70°C
- ◆ 环境温度：-50~+100°C
- ◆ 环境湿度：20%~90%，非冷凝
- ◆ 尺寸：67.6 mm x 45.0 mm，板厚 1.0mm，核心板厚度小于 3.8mm
- ◆ 质量：50 g
- ◆ PCB 规格：8 层板设计，沉金工艺，独立的完整接地层，无铅化工艺
- ◆ 电源输入要求：5V 1.8V
- ◆ 系统功耗：5V/0.28A
- ◆ 接口类型：200 Pin SO-DMII 金手指

MCC-AM335X-J 核心板机械尺寸如图 5-1 所示：

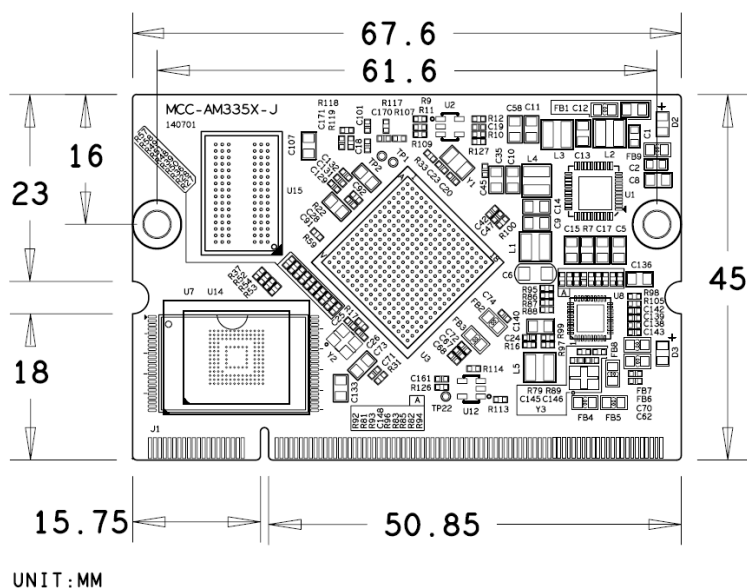


图 5-1 核心板机械尺寸图

第 6 章 配套开发板简介

MYD-AM335X-J 是 MCC-AM335X-J 系列核心板配套的开发板。

主板搭载多个串口，两个网口，MMC/SD/SDIO 卡接口，ADC 接口，SPI 接口，CAN 接口，RS485 接口等，支持 Linux 3.2.0，资料提供包括用户手册，PDF 底板原理图，外扩接口驱动，BSP 源码包，开发工具等。为开发者提供了完善的软件开发环境，降低产品开发周期，实现产品快速上市。

更多详细资料请参考网页链接：<http://www.myir-tech.com/product/myd-am335x-j.htm>

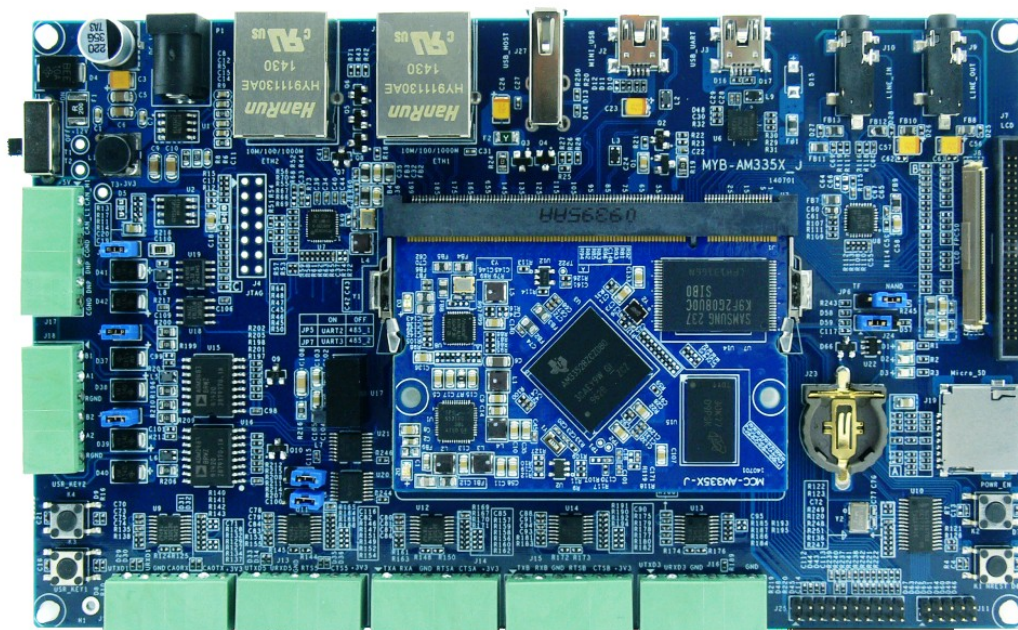


图 6-1 MYD-AM335X-J 系列开发板平面图

附录一 联系方式

销售联系方式

- ◆ 网址: www.myir-tech.com
- ◆ 邮箱: sales.cn@myirtech.com

深圳总部

- ◆ 负责区域: 广东 / 四川 / 重庆 / 湖南 / 广西 / 云南 / 贵州 / 海南 / 香港 / 澳门
- ◆ 电话: 0755-25622735 0755-22929657
- ◆ 传真: 0755-25532724
- ◆ 邮编: 518020
- ◆ 地址: 深圳市罗湖区文锦北路 1010 号文锦广场文盛中心 1306

上海办事处

- ◆ 负责区域: 上海 / 湖北 / 江苏 / 浙江 / 安徽 / 福建 / 江西
- ◆ 电话: 021-60317628 15901764611
- ◆ 传真: 021-60317630
- ◆ 邮编: 200062
- ◆ 地址: 上海市普陀区中江路 106 号北岸长风 I 座 1402

北京办事处

- ◆ 负责区域: 北京 / 天津 / 陕西 / 辽宁 / 山东 / 河南 / 河北 / 黑龙江 / 吉林 / 山西 / 甘肃 / 内蒙古 / 宁夏
- ◆ 电话: 010-84675491 13269791724
- ◆ 传真: 010-84675491
- ◆ 邮编: 102218
- ◆ 地址: 北京市昌平区东小口镇中滩村润枫欣尚 2 号楼 1009

技术支持联系方式

- ◆ 电话: 0755-25622735
- ◆ 邮箱: support@myirtech.com

附录二 售后服务与技术支持

凡是通过米尔科技直接购买或经米尔科技授权的正规代理商处购买的米尔科技全系列产品，均可享受以下权益：

- 1、6 个月免费保修服务周期
- 2、终身免费技术支持服务
- 3、终身维修服务
- 4、免费享有所购买产品配套的软件升级服务
- 5、免费享有所购买产品配套的软件源代码，以及米尔科技开发的部分软件源代码
- 6、可直接从米尔科技购买主要芯片样品，简单、方便、快速；免去从代理商处购买时，漫长的等待周期
- 7、自购买之日起，即成为米尔科技永久客户，享有再次购买米尔科技任何一款软硬件产品的优惠政策
- 8、OEM/ODM 服务

如有以下情况之一，则不享有免费保修服务：

- 1、超过免费保修服务周期
- 2、无产品序列号或无产品有效购买单据
- 3、进液、受潮、发霉或腐蚀
- 4、受撞击、挤压、摔落、刮伤等非产品本身质量问题引起的故障和损坏
- 5、擅自改造硬件、错误上电、错误操作造成的故障和损坏
- 6、由不可抗拒自然因素引起的故障和损坏

产品返修：用户在使用过程中由于产品故障、损坏或其他异常现象，在寄回维修之前，请先致电米尔科技客服部，与工程师进行沟通以确认问题，避免故障判断错误造成不必要的运费损失及周期的耽误。

维修周期：收到返修产品后，我们将即日安排工程师进行检测，我们将在最短的时间内维修或更换并寄回。一般的故障维修周期为 3 个工作日（自我司收到物品之日起，不计运输过

程时间)，由于特殊故障导致无法短期内维修的产品，我们会与用户另行沟通并确认维修周期。

维修费用：在免费保修期内的产品，由于产品质量问题引起的故障，不收任何维修费用；不属于免费保修范围内的故障或损坏，在检测确认问题后，我们将与客户沟通并确认维修费用，我们仅收取元器件材料费，不收取维修服务费；超过保修期限的产品，根据实际损坏的程度来确定收取的元器件材料费和维修服务费。

运输费用：产品正常保修时，用户寄回的运费由用户承担，维修后寄回给用户的费用由我司承担。非正常保修产品来回运费均由用户承担。